

DIALOG(R)File 351:Derwent WPI
(c) 2002 Thomson Derwent. All rts. reserv.

010884176 **Image available**

WPI Acc No: 1996-381127/ 199638

XRPX Acc No: N96-321338

**Electron source for image forming appts. e.g. printer, copier, facsimile
- has several electron-emitting components with electrically-conductive
thin film and components electrode connected through several wiring in
comb-shape arrangement**

Patent Assignee: CANON KK (CANO)

Inventor: HASEGAWA M; KANEKO T; OHGURI N; SANDO K; SUGENO T; TAKAMATSU O;
TAMURA M; YANAGISAWA Y

Number of Countries: 002 Number of Patents: 004

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 8185818	A	19960716	JP 94324338	A	19941227	199638 B
US 6137218	A	20001024	US 95446252	A	19950522	200055
			US 95578959	A	19951227	
			US 98174003	A	19981016	
US 6283813	B1	20010904	US 95446252	A	19950522	200154
			US 95578959	A	19951227	
			US 98174003	A	19981016	
			US 2000573553	A	20000519	
JP 3217629	B2	20011009	JP 94324338	A	19941227	200164

Priority Applications (No Type Date): JP 94324338 A 19941227; JP 94106673 A
19940520; JP 94109401 A 19940524; JP 95115803 A 19950515

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
JP 8185818	A		23	H01J-031/15	
US 6137218	A			H01J-001/62	CIP of application US 95446252 Div ex application US 95578959 Div ex patent US 5831387
US 6283813	B1			H01J-009/02	CIP of application US 95446252 Div ex application US 95578959 Div ex application US 98174003 Div ex patent US 5831387 Div ex patent US 6137218
JP 3217629	B2		21	H01J-031/12	Previous Publ. patent JP 8185818

Abstract (Basic): JP 8185818 A

The source has several electron-emitting components (9) arranged in a matrix shape on a substrate (1). The components emit electrons from the electrically-conductive thin films (4) to which several component electrodes (2,3) are provided on both sides. A drive voltage is supplied between the component electrodes to the substrate through several wiring (6,8).

The direction wiring of a line are perpendicular to the opposite direction of the component electrodes. Several direction wiring form a sequence cross through insulated layers (7). Each direction wiring of the line is arranged on a position which contacts a component electrode to the line. Each direction wiring of the formed sequence is electrically connected to the component electrode in the line direction thus forming a comb-shape.

ADVANTAGE - Simplifies mfg. process due to simplified wiring structure. Arranges electron-emitting components with high density.

BEST AVAILABLE COPY

Shortens wiring formation due to elimination of photo-lithography process. Prevents wiring suction of emitted electrons. Provides display device with big screen and high resolution.

Dwg.1/25

Title Terms: ELECTRON; SOURCE; IMAGE; FORMING; APPARATUS; PRINT; COPY;
FACSIMILE; ELECTRON; EMIT; COMPONENT; ELECTRIC; CONDUCTING; THIN; FILM;
COMPONENT; ELECTRODE; CONNECT; THROUGH; WIRE; COMB; SHAPE; ARRANGE

Derwent Class: L03; V05

International Patent Class (Main): H01J-001/62; H01J-009/02; H01J-031/12;
H01J-031/15

International Patent Class (Additional): H01J-001/30

File Segment: CPI; EPI

Manual Codes (EPI/S-X): V05-D01; V05-D05C5

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-185818

(43) 公開日 平成8年(1996)7月16日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 J 31/15	C			
1/30	C			
	B			
	D			
9/02	B			

審査請求 未請求 請求項の数24 O L (全 23 頁) 最終頁に続く

(21) 出願番号 特願平6-324338

(22) 出願日 平成6年(1994)12月27日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 大栗 宣明

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(72) 発明者 菅野 徹

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(72) 発明者 高松 修

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

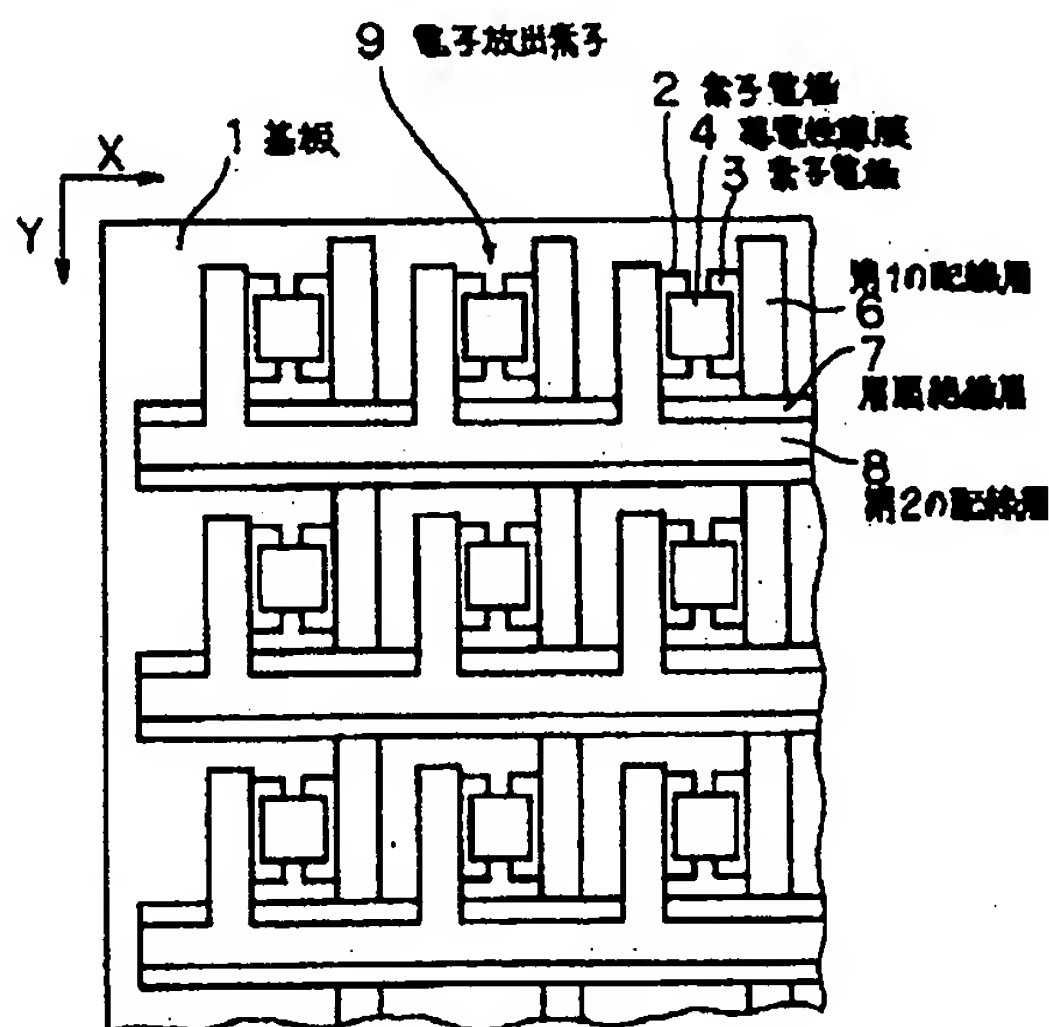
(74) 代理人 弁理士 若林 忠

(54) 【発明の名称】 電子源、該電子源を用いた画像形成装置、前記電子源の製造方法および前記画像形成装置の製造方法

(57) 【要約】

【目的】 配線の構成の簡略化を図ることにより高密度配線を可能とし、併せて、電子放出素子の電気的接続の信頼性も向させる。

【構成】 基板1には、X方向に対向する素子電極2、3と、素子電極2、3をつなぎ、電子を放出する電子放出部を有する導電性薄膜4とで構成される複数の電子放出素子9が行列状に配置される。各電子放出素子9を接続する配線として、基板1にはY方向に延びる複数の第1の配線層6と、X方向に延びる複数の第2の配線層8とが、互いに層間絶縁層7により絶縁されて交差して形成される。第1の配線層6は、電子放出素子9の一方の素子電極3に接触し電気的に接続される。第2の配線層8は、電子放出素子9の他方の素子電極2の位置に対応して櫛状に突出したパターンを有し、この部分が他方の素子電極2に接触し電気的に接続される。



【特許請求の範囲】

【請求項1】 電子放出部の両端に対向する一対の素子電極を有し前記素子電極間に駆動電圧を印加することにより前記電子放出部より電子を放出する電子放出素子が、基板上に行列状に複数個配置された電子源において、

前記基板に、前記素子電極間に駆動電圧を印加するための配線として、前記素子電極の対向方向に垂直な複数の行方向配線と、前記素子電極の対向方向に平行な複数の列方向配線とが、互いに絶縁層を介して交差して形成され、

前記各行方向配線は、行方向に並んだ前記電子放出素子の素子電極のうち一方の素子電極に接触する位置に配置され、

前記各列方向配線は、列方向に並んだ前記電子放出素子の素子電極のうち他方の素子電極にそれぞれ電気的に接続するための、櫛状に突出したパターンを有することを特徴とする電子源。

【請求項2】 前記各行方向配線および各列方向配線が、厚膜印刷法により形成される請求項1に記載の電子源。

【請求項3】 前記各列方向配線の各櫛状に突出したパターンは、前記他方の素子電極に接触する請求項1または2に記載の電子源。

【請求項4】 前記各行方向配線および各列方向配線のうち、少なくとも前記電子放出素子の正極となる素子電極に接触する配線が、前記電子放出素子の素子電極の端部で接触している請求項3に記載の電子源。

【請求項5】 前記基板には、前記各行方向配線および各列方向配線とともに、前記各電子放出素子の他方の素子電極に接触する部分配線が形成され、前記各列方向配線の各櫛状に突出したパターンは、それぞれ前記各部分配線に接触する請求項1または2に記載の電子源。

【請求項6】 前記各部分配線は厚膜印刷法により形成され、前記各部分配線および前記各行方向配線のうち、少なくとも前記電子放出素子の正極となる素子電極に接触する配線が、前記電子放出素子の素子電極の端部で接触している請求項5に記載の電子源。

【請求項7】 電子放出部の両端に対向する一対の素子電極を有し前記素子電極間に駆動電圧を印加することにより前記電子放出部より電子を放出する電子放出素子が、基板上に行列状に複数個配置された電子源において、

前記基板に、前記素子電極間に駆動電圧を印加するための配線として、前記素子電極の対向方向と垂直な方向に対向配置された複数の第1の行方向配線および複数の第2の行方向配線が、それぞれ前記電子放出素子を間において前記電子放出素子の行ごとに形成され、

前記各第1の行方向配線は、前記第2の行方向配線との

間に位置する各電子放出素子の一方の素子電極にそれぞれ接触する、櫛状に突出したパターンを有し、

前記各第2の行方向配線は、前記第1の行方向配線との間に位置する各電子放出素子の他方の素子電極にそれぞれ接触する、櫛状に突出したパターンを有することを特徴とする電子源。

【請求項8】 前記各第1の行方向配線および各第2の行方向配線が厚膜印刷法により形成される請求項7に記載の電子源。

【請求項9】 前記各第1の行方向配線および各第2の行方向配線のうち、少なくとも前記電子放出素子の正極となる素子電極に接触する配線が、前記電子放出素子の素子電極の端部で接触している請求項8に記載の電子源。

【請求項10】 前記電子放出素子は、対向する対の素子電極と、前記対の素子電極間をつなぎ一部が電気的に高抵抗な状態となった導電性薄膜とで構成される、表面伝導型の電子放出素子である請求項1ないし9のいずれか1項に記載の電子源。

【請求項11】 請求項1ないし10のいずれか1項に記載の電子源を備えた画像形成装置であって、前記電子源の電子放出素子から放出された電子が衝突することにより画像が形成される画像形成部材が支持枠を介して前記電子源に対向配置され、前記電子源と前記支持枠と前記画像形成部材とを含む外囲器の内部が真空雰囲気とされていることを特徴とする画像形成装置。

【請求項12】 前記画像形成部材は、前記電子放出素子から放出された電子が衝突することにより発光する蛍光体を含む蛍光膜である請求項11に記載の画像形成装置。

【請求項13】 基板上に、電子放出素子を構成し電子放出部の両端に対向する対の素子電極を行列状に複数対配置し、前記素子電極間に電圧を印加して前記電子放出部より電子を放出させるための配線を形成する電子源の製造方法において、

前記素子電極の対向方向に垂直な方向を行方向とし、平行な方向を列方向としたとき、

前記配線を形成する工程が、前記電子放出素子の列ごとに配置されて前記行方向に延び、前記行方向に並ぶ素子電極のうち一方の素子電極に接触する複数の行方向配線を形成する工程と、

前記各行方向配線を形成した後、前記電子放出素子の行ごとに配置されて前記列方向に延びる複数の絶縁層を前記行方向配線に交差して形成する工程と、

前記各絶縁層上に、前記列方向に並ぶ素子電極のうち他方の素子電極にそれぞれ電気的に接続するための櫛状に突出したパターンを有する複数の列方向配線を形成する工程とを含むことを特徴とする電子源の製造方法。

【請求項14】 前記各行方向配線および各列方向配線を、厚膜印刷法により形成する請求項13に記載の電子

源の製造方法。

【請求項15】 前記各列方向配線の各櫛状に突出したパターンを、前記他方の素子電極に接触する位置に形成する請求項13または14に記載の電子源の製造方法。

【請求項16】 前記各行方向配線および各列方向配線のうち、少なくとも前記電子放出素子の正極となる素子電極に接触する配線を、前記電子放出素子の素子電極の端部で接触する位置に形成する請求項15に記載の電子源の製造方法。

【請求項17】 前記各列方向配線を形成する前に、前記各素子電極の他方の素子電極に接触する部分配線を形成し、

前記各列方向配線の各櫛状に突出したパターンを、それぞれ前記各部分配線に接触する位置に形成する請求項13または14に記載の電子源の製造方法。

【請求項18】 前記各部分配線を厚膜印刷法により形成し、前記各部分配線および前記各行方向配線のうち、少なくとも前記電子放出素子の正極となる素子電極に接触する配線を、前記電子放出素子の素子電極の端部で接触する位置に形成する請求項17に記載の電子源の製造方法。

【請求項19】 基板上に、電子放出素子を構成し電子放出部の両端に対向する対の素子電極を行列状に複数対配置し、前記素子電極間に電圧を印加して前記電子放出部より電子を放出させるための配線を形成する電子源の製造方法において、

前記素子電極の対向方向に垂直な方向を行方向とし、平行な方向を列方向としたとき、

前記配線を形成する工程が、前記電子放出素子の行ごとに配置されて前記列方向に延び、前記列方向に並ぶ素子電極のうち一方の素子電極にそれぞれ接触する櫛状に突出したパターンを有する複数の第1の行方向配線を形成する工程と、

前記電子放出素子を間において前記各第1の行方向配線に対向配置されて前記列方向に延び、前記列方向に並ぶ素子電極のうち他方の素子電極にそれぞれ接触する櫛状に突出したパターンを有する複数の第2の行方向配線を形成する工程とを含むことを特徴とする電子源の製造方法。

【請求項20】 前記各第1の行方向配線および各第2の行方向配線を同時に形成する請求項19に記載の電子源の製造方法。

【請求項21】 前記各第1の行方向配線および各第2の行方向配線を厚膜印刷法により形成する請求項19または20に記載の電子源の製造方法。

【請求項22】 前記各第1の行方向配線および各第2の行方向配線のうち、少なくとも前記電子放出素子の正極となる素子電極に接触する配線を、前記電子放出素子の素子電極の端部で接触する位置に形成する請求項21に記載の電子源の製造方法。

【請求項23】 請求項13ないし22のいずれか1項に記載の電子源の製造方法により電子源を製造し、前記電子源に支持枠を介して、前記電子源の電子放出素子から放出された電子が衝突することにより画像が形成される画像形成部材を対向配置して外囲器を構成した後、前記外囲器の内部を排気することを特徴とする画像形成装置の製造方法。

【請求項24】 前記画像形成部材を、前記電子放出素子から放出された電子が衝突することにより発光する蛍光体を含む蛍光膜で構成する請求項1に記載の画像形成装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、多数個の電子放出素子を備える電子源およびその応用である画像形成装置、また、それらの製造方法に関する。

【0002】

【従来の技術】 従来、電子放出素子として熱電子源と冷陰極電子源の2種類が知られている。冷陰極電子源には、電界放出型（以下、「FE型」と略す）、金属／絶縁層／金属型（以下、「MIM型」と略す）や表面伝導型電子放出素子等がある。

【0003】 FE型の例としては、W.P.Dyke & W.W.Dolan, "Field emission", Advance in Electron Physics, 8, 89(1956)あるいはC.A.Spindt, "Physical Properties of thin-film field emission cathodes with molbdenum cones", J. Appl. phys., 47, 5248(1976)等が知られている。MIM型の例としては、C.A.Mead, "The tunnel-emission amplifier, J. Appl. Phys., 32, 646(1961)等が知られている。表面伝導型電子放出素子の例としては、M.I.Elinson, Radio Eng. Electron Phys., 10, (1965)等がある。

【0004】 表面伝導型電子放出素子は、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより、電子放出が生ずる現象を利用するものである。この表面伝導型電子放出素子としては、前記エリンソン等によるSnO₂薄膜を用いたもの、Au薄膜によるもの[G.Dittmer: "Thin Solid Films", 9, 317(1972)]、In₂O₃/SnO₂薄膜によるもの[M.Hartwell and C.G.Fonstad: "IEEE Trans. ED Conf.", 519(1975)]、カーボン薄膜によるもの[荒木久 他: 真空, 第26巻、第1号、22頁(1983)]等が報告されている。

【0005】 これらの表面伝導型電子放出素子の典型的な素子構成として、前述のM.ハートウェルの素子構成を図25に示す。同図において1001は基板である。1004は導電性薄膜で、両端部が素子電極1002、1003となるH形状のパターンにスパッタで形成された金属酸化物薄膜等からなり、後述の通電フォーミングと呼ばれる通電処理により電子放出部1005が形成さ

れる。なお、図中の素子電極1002、1003の間隔L1は0.5~1mm、幅Wは0.1mmで設定されている。

【0006】従来、これらの表面伝導型電子放出素子においては、電子放出を行う前に導電性薄膜1004を予め通電フォーミングと呼ばれる通電処理によって電子放出部1005を形成するのが一般的であった。すなわち、通電フォーミングとは前記導電性薄膜1004の両端に直流電圧あるいは非常にゆっくりとした昇電圧、例えば1V/分程度を印加通電し、導電性薄膜1004を局所的に破壊、変形もしくは変質させ、電氣的に高抵抗な状態にした電子放出部1005を形成することである。なお、電子放出部1005は導電性薄膜1004の一部に亀裂が発生しその亀裂付近から電子放出が行われる。前記通電フォーミング処理をした表面伝導型電子放出素子は、上述した導電性薄膜1004に電圧を印加し、素子に電流を流すことにより、電子放出部1005より電子を放出させるものである。

【0007】さらに、通常は通電フォーミング工程の終了後に、活性化と呼ばれる工程が導入される。この目的は、通電フォーミングにより高抵抗化された表面伝導型電子放出素子に一定の電圧を一定時間通電し続けることによって、電子放出量を増加させることである。

【0008】上述の表面伝導型電子放出素子は、構造が単純で製造も容易であることから、大面積にわたって多数素子を配列形成できる利点がある。そこで、この特徴を生かせるよういろいろな応用が研究されている。例えば、電荷ビーム源や表示装置等が挙げられる。多数の表面伝導型電子放出素子を配列形成した例としては、はしご型配置と呼ぶ、並列に表面伝導型電子放出素子を配列し、個々の素子の両端を配線（共通配線とも呼ぶ）で、それぞれ結線した行を多数行配列した電子源が挙げられる（例えば、特開昭64-31332号公報、特開平1-283749号公報、特開平1-257552号公報等）。また、特に表示装置等の画像形成装置においては、近年、液晶を用いた平板型表示装置が、CRTに替わって普及してきたが、自発光型でないためバックライトを持たなければならない等の問題点があり、自発光型の表示装置の開発が望まれてきた。自発光型表示装置としては、表面伝導型電子放出素子を多数配置した電子源と電子源より放出された電子によって、可視光を発光させる蛍光体とを組み合わせた表示装置である画像形成装置が挙げられる（例えば、米国特許第5066883号明細書）。

【0009】

【発明が解決しようとする課題】上述したように、多数の電子放出素子を配置した電子源は、大面積の画像表示装置等への応用が期待されている。しかし、画像の高解像度化が進む状況においては、電子放出素子の高密度配置が要求される。そのためには、各電子放出素子を駆動

するために各電子放出素子に接続される配線も高密度に配線しなければならず、それに伴い、各電子放出素子と配線との接続の信頼性についても、より一層向上させる必要があった。

【0010】そこで本発明は、配線の構成の簡略化を図ることにより高密度配線を可能とし、併せて、電子放出素子の電氣的接続の信頼性も向上する電子源、およびその応用である画像形成装置、さらには、それらの製造方法を提供することを目的とする。

10 【0011】

【課題を解決するための手段】上記目的を達成するため本発明の電子源は、電子放出部の両端に対向する一対の素子電極を有し前記素子電極間に駆動電圧を印加することにより前記電子放出部より電子を放出する電子放出素子が、基板上に行列状に複数個配置された電子源において、前記基板上に、前記素子電極間に駆動電圧を印加するための配線として、前記素子電極の対向方向に垂直な複数の行方向配線と、前記素子電極の対向方向に平行な複数の列方向配線とが、互いに絶縁層を介して交差して形成され、前記各行方向配線は、行方向に並んだ前記電子放出素子の素子電極のうち一方の素子電極に接触する位置に配置され、前記各列方向配線は、列方向に並んだ前記電子放出素子の素子電極のうち他方の素子電極にそれぞれ電氣的に接続するための、櫛状に突出したパターンを有することを特徴とする。

【0012】この場合、前記各行方向配線および各列方向配線が、厚膜印刷法により形成されるものであってもよい。

30 【0013】また、前記各列方向配線の各櫛状に突出したパターンは、前記他方の素子電極に接触するものとし、さらに、前記各行方向配線および各列方向配線のうち、少なくとも前記電子放出素子の正極となる素子電極に接触する配線が、前記電子放出素子の素子電極の端部で接触しているものであってもよい。

40 【0014】一方、前記基板には、前記各行方向配線および各列方向配線とともに、前記各電子放出素子の他方の素子電極に接触する部分配線が形成され、前記各列方向配線の各櫛状に突出したパターンは、それぞれ前記各部分配線に接触するものとし、さらに、前記各部分配線は厚膜印刷法により形成され、前記各部分配線および前記各行方向配線のうち、少なくとも前記電子放出素子の正極となる素子電極に接触する配線が、前記電子放出素子の素子電極の端部で接触しているものであってもよい。

50 【0015】また本発明の電子源は、電子放出部の両端に対向する一対の素子電極を有し前記素子電極間に駆動電圧を印加することにより前記電子放出部より電子を放出する電子放出素子が、基板上に行列状に複数個配置された電子源において、前記基板上に、前記素子電極間に駆動電圧を印加するための配線として、前記素子電極の対

向方向と垂直な方向に対向配置された複数の第1の行方向配線および複数の第2の行方向配線が、それぞれ前記電子放出素子を間において前記電子放出素子の行ごとに形成され、前記各第1の行方向配線は、前記第2の行方向配線との間に位置する各電子放出素子の一方の素子電極にそれぞれ接触する、櫛状に突出したパターンを有し、前記各第2の行方向配線は、前記第1の行方向配線との間に位置する各電子放出素子の他方の素子電極にそれぞれ接触する、櫛状に突出したパターンを有することを特徴とするものであってもよい。

【0016】この場合には、前記各第1の行方向配線および各第2の行方向配線が厚膜印刷法により形成されるものであったり、さらに、前記各第1の行方向配線および各第2の行方向配線のうち、少なくとも前記電子放出素子の正極となる素子電極に接触する配線が、前記電子放出素子の素子電極の端部で接触しているものであってもよい。

【0017】そして、上記各電子源の発明において、前記電子放出素子は、対向する対の素子電極と、前記対の素子電極間をつなぎ一部が電気的に高抵抗な状態となった導電性薄膜とで構成される、表面伝導型の電子放出素子であるものであってもよい。

【0018】本発明の画像形成装置は、上記本発明のいずれか1つの電子源を備えた画像形成装置であって、前記電子源の電子放出素子から放出された電子が衝突することにより画像が形成される画像形成部材が支持枠を介して前記電子源に対向配置され、前記電子源と前記支持枠と前記画像形成部材とを含む外囲器の内部が真空雰囲気とされていることを特徴とする。

【0019】また、前記画像形成部材は、前記電子放出素子から放出された電子が衝突することにより発光する蛍光体を含む蛍光膜であってもよい。

【0020】本発明の電子源の製造方法は、基板上に、電子放出素子を構成し電子放出部の両端に対向する対の素子電極を行列状に複数対配置し、前記素子電極間に電圧を印加して前記電子放出部より電子を放出させるための配線を形成する電子源の製造方法において、前記素子電極の対向方向に垂直な方向を行方向とし、平行な方向を列方向としたとき、前記配線を形成する工程が、前記電子放出素子の列ごとに配置されて前記行方向に延び、前記行方向に並ぶ素子電極のうち一方の素子電極に接触する複数の行方向配線を形成する工程と、前記各行方向配線を形成した後、前記電子放出素子の行ごとに配置されて前記列方向に延びる複数の絶縁層を前記行方向配線に交差して形成する工程と、前記各絶縁層上に、前記列方向に並ぶ素子電極のうち他方の素子電極にそれぞれ電気的に接続するための櫛状に突出したパターンを有する複数の列方向配線を形成する工程とを含むことを特徴とする。

【0021】この場合、前記各行方向配線および各列方

向配線を、厚膜印刷法により形成するものであってもよい。

【0022】また、前記各列方向配線の各櫛状に突出したパターンを、前記他方の素子電極に接触する位置に形成するものであってもよく、さらに、前記各行方向配線および各列方向配線のうち、少なくとも前記電子放出素子の正極となる素子電極に接触する配線を、前記電子放出素子の素子電極の端部で接触する位置に形成するものであってもよい。

10 【0023】一方、前記各列方向配線を形成する前に、前記各素子電極の他方の素子電極に接触する部分配線を形成し、前記各列方向配線の各櫛状に突出したパターンを、それぞれ前記各部分配線に接触する位置に形成するものであってもよく、さらに、前記各部分配線を厚膜印刷法により形成し、前記各部分配線および前記各行方向配線のうち、少なくとも前記電子放出素子の正極となる素子電極に接触する配線を、前記電子放出素子の素子電極の端部で接触する位置に形成するものであってもよい。

20 【0024】また本発明の電子源の製造方法は、基板上に、電子放出素子を構成し電子放出部の両端に対向する対の素子電極を行列状に複数対配置し、前記素子電極間に電圧を印加して前記電子放出部より電子を放出させるための配線を形成する電子源の製造方法において、前記素子電極の対向方向に垂直な方向を行方向とし、平行な方向を列方向としたとき、前記配線を形成する工程が、前記電子放出素子の行ごとに配置されて前記列方向に延び、前記列方向に並ぶ素子電極のうち一方の素子電極にそれぞれ接触する櫛状に突出したパターンを有する複数の第1の行方向配線を形成する工程と、前記電子放出素子を間において前記各第1の行方向配線に対向配置されて前記列方向に延び、前記列方向に並ぶ素子電極のうち他方の素子電極にそれぞれ接触する櫛状に突出したパターンを有する複数の第2の行方向配線を形成する工程とを含むことを特徴とするものでもある。

30 【0025】この場合には、前記各第1の行方向配線および各第2の行方向配線を同時に形成するものや、前記各第1の行方向配線および各第2の行方向配線を厚膜印刷法により形成するものであってもよく、さらに、前記各第1の行方向配線および各第2の行方向配線のうち、少なくとも前記電子放出素子の正極となる素子電極に接触する配線を、前記電子放出素子の素子電極の端部で接触する位置に形成するものであってもよい。

40 【0026】本発明の画像形成装置の製造方法は、上記本発明のいずれか1つの電子源の製造方法により電子源を製造し、前記電子源に支持枠を介して、前記電子源の電子放出素子から放出された電子が衝突することにより画像が形成される画像形成部材を対向配置して外囲器を構成した後、前記外囲器の内部を排気することを特徴とする。

50

【0027】また、前記画像形成部材を、前記電子放出素子から放出された電子が衝突することにより発光する蛍光体を含む蛍光膜で構成するものであってもよい。

【0028】

【作用】上記のとおり構成された本発明の電子源のうち、行列状に配置された電子放出素子の素子電極間に駆動電圧を印加するための配線として、複数の行方向配線および複数の列方向配線が互いに絶縁層を介して交差して形成されたものでは、各行方向配線は、行方向に並んだ電子放出素子の素子電極のうち一方の素子電極に接触する位置に配置され、これら一方の素子電極と電気的に接続される。また、各列方向配線は、列方向に並んだ電子放出素子の素子電極のうち他方の素子電極の位置に対応して櫛状に突出したパターンを有し、このパターンがこれら他方の素子電極と電気的に接続される。各列方向配線の櫛状に突出したパターンの、他方の素子電極との電気的接続は、直接、または他方の素子電極に接触する部分配線を介してなされる。このように複数の行方向配線および複数の列方向配線を設けることで、各行方向配線および各列方向配線を形成するだけで電子放出素子の素子電極に駆動電圧を印加するための配線がなされ、素子電極を各配線に接続するための特別な構造や工程を必要としなくなる。その結果、電子源の製造工程の簡略化、および素子電極の配線構造の簡略化が達成される。また、配線構造の簡略化により、素子電極と各配線との接続部分の信頼性が向上するとともに、配線に支配される部分の面積が低減されるので高密度配線が可能となり、素子電極ひいては電子放出素子をより高密度に配置することができるようになる。

【0029】一方、行列状に配置された電子放出素子の素子電極間に駆動電圧を印加するための配線として、電子放出素子の行ごとに、電子放出素子を間において素子電極の対向方向と垂直な方向に、複数の第1の行方向配線および第2の行方向配線を形成したもので、各行方向配線は、それぞれ櫛状に突出するパターンにおいて素子電極に接触し、電気的に接続される。その結果、第1の行方向配線および第2の行方向配線だけで、電子放出素子の素子電極との配線がなされ、電子源の製造工程の簡略化、および素子電極の配線構造の簡略化が達成される。しかも、各行方向配線は、互いに重なり合わず同時に形成することができるので、配線工程および配線構造がより簡略化したものとなる。

【0030】さらに、上記本発明の電子源において、各配線を厚膜印刷法により形成することで、フォトリソグラフィ工程を必要とせずに各配線の形成を行え、各配線の形成工程の短縮化が図られる。

【0031】また、各配線のうち、少なくとも電子放出素子の正極となる素子電極に接触する配線を、素子電極の端部で接触させることで、電子放出素子の電子放出部と配線との距離が遠くなるので、電子放出素子から放出

された電子が配線に吸い込まれる現象が抑えられる。

【0032】そして、本発明の電子源に用いられる電子放出素子の中でとりわけ好ましいのは、表面伝導型の電子放出素子である。表面伝導型の電子放出素子は、構造が簡単で製造が単純であり、大面積のものも容易に作製できる。近年、特に大画面で安価な画像形成装置が求められる状況においては、とりわけ好適な電子放出素子である。

【0033】本発明の画像形成装置は、上述した配線構造を有する本発明の電子源を用いているので、配線および電子放出素子の密度を高密度化でき、単位面積あたりの画素数を増やし、高解像度を有する画像形成装置が達成される。特に、画像形成部材として、電子放出素子から放出される電子が衝突することにより発光する蛍光体を含む蛍光膜を用いることで、高解像度でしかも大画面の画像表示装置が容易に得られる。

【0034】

【実施例】次に、本発明の実施例について図面を参照して説明する。

【0035】（第1実施例）図1は、本発明の電子源の第1実施例の要部平面図であり、基板1上に多数個の表面伝導型の電子放出素子9をマトリックス状に配置した例を示している。各電子放出素子9は、それぞれ対向する一対の素子電極2、3と、これら対の素子電極2、3をつなぐ、電子放出部形成用の導電性薄膜4とで構成される。

【0036】また、基板1上には、素子電極2、3の対向方向と垂直な方向であるY方向（行方向）に延びる、行方向配線としての複数本の第1の配線層6、および素子電極2、3の対向方向と平行な方向であるX方向（列方向）に延びる、列方向配線としての複数本の第2の配線層8が、層間絶縁層7で電気的に分離されてマトリックス状に設けられている。第1の配線層6は、Y方向に配列される電子放出素子9の一方の素子電極3と接触している。第2の配線層8は、X方向に配列される電子放出素子9に対応する位置に、第1の配線層6と平行に突出するパターンを有し、この部分が、電子放出素子9の他方の素子電極2に接触している。これによって、電子放出素子9は、第1の配線層6と第2の配線層8との間に電気的に接続されている。

【0037】また、詳しくは後述するが、第2の配線層8には、X方向に配列される電子放出素子9の行を、入力信号に応じて走査するための走査信号を印加する不図示の走査信号発生手段と電気的に接続されている。一方、第1の配線層6には、Y方向に配列される電子放出素子9の列の各列を入力信号に応じて変調するための変調信号を印加する不図示の変調信号発生手段を電気的に接続されている。さらに、電子放出素子9の各素子に印加される駆動電圧は、当該素子に印加される走査信号と変調信号との差電圧として供給されるものである。

【0038】上記構成において、単純なマトリックス配線だけで個別の素子を選択して独立に駆動可能になる。

【0039】ここで、本発明に好適な表面伝導型の電子放出素子について説明する。

【0040】図6は、本発明に好適な基本的な表面伝導型の電子放出素子の構成を示す図で、同図(a)はその平面図、同図(b)はその断面図である。以下、図6を用いて、本発明に好適な電子放出素子の基本的な構成を説明する。

【0041】図6において、基板101上には互いに間隔をおいて2つの素子電極102、103が配置され、各素子電極102、103をつないで、電子放出部105が形成された導電性薄膜104が設けられている。

【0042】基板101としては、石英ガラス、Na等の不純物含有量を減少したガラス、青板ガラス、青板ガラスにスパッタ法等により形成した SiO_2 を積層したガラス基板等およびアルミナ等のセラミックス等が用いられる。

【0043】対向する素子電極102、103の材料としては、一般的な導体材料が用いられ、例えば、Ni、Cr、Au、Mo、W、Pt、Ti、Al、Cu、Pd等の金属あるいは合金、およびPd、Ag、Au、Ru O_2 、Pd-Ag等の金属あるいは金属酸化物とガラス等から構成される印刷導体、 $\text{In}_2\text{O}_3/\text{SnO}_2$ 等の透明導体、およびポリシリコン等の半導体導体材料等から適宜選択される。

【0044】素子電極間隔L、素子電極長さW、導電性薄膜104の形状等は、応用される形態等によって設計される。素子電極間隔Lは、好ましくは数百オングストロームより数百マイクロメートルであり、より好ましくは、素子電極102、103間に印加する電圧と電子放出し得る電界強度等により、数マイクロメートルより数十マイクロメートルである。素子電極長さWは、好ましくは、電極の抵抗値、電子放出特性により、数マイクロメートルより数百マイクロメートルである。また、素子電極102、103の膜厚は、数百オングストロームより数マイクロメートルである。

【0045】なお、図6に示した構成に限らず、基板101上に、導電性薄膜104、対向する素子電極102、103の電極順に積層構成してもよい。

【0046】導電性薄膜104は、良好な電子放出特性を得るためには、微粒子で構成された微粒子膜が特に好ましく、その膜厚は、素子電極102、103へのステップカバレッジ、素子電極102、103間の抵抗値および後述する通電フォーミング条件等によって適宜設定され、好ましくは、数オングストロームより数千オングストロームで、特に好ましくは、10オングストロームより500オングストロームであり、その抵抗値は、 10^3 より $10^7 \Omega/\square$ のシート抵抗値である。また、導電性薄膜104を構成する材料は、Pd、Pt、Ru、

Ag、Au、Ti、In、Cu、Cr、Fe、Zn、Sn、Ta、W、Pb等の金属、PdO、 SnO_2 、 In_2O_3 、PbO、 Sb_2O_3 、等の酸化物、 HfB_2 、 ZrB_2 、 LaB_6 、 CeB_6 、 YB_4 、 Gd_2B_4 等の硼化物、TiC、ZrC、HfC、TaC、SiC、WC等の炭化物、TiN、ZrN、HfN等の窒化物、Si、Ge等の半導体、カーボン、さらにはAgMg、NiCu、PbSn等が挙げられる。

【0047】なお、ここで述べる微粒子膜とは、複数の微粒子が集合した膜であり、その微細構造として、微粒子が個々に分散配置した状態のみならず、微粒子が互いに隣接、あるいは重なり合った状態(島状も含む)の膜をさしており、微粒子の粒径は、数オングストロームより数千オングストローム、好ましくは10オングストロームより200オングストロームである。

【0048】電子放出部105は、導電性薄膜104の一部に形成され、電気的に高抵抗な状態となった亀裂であり、導電性薄膜104の膜厚、膜質、材料および後述する通電フォーミング等の製法に依存して形成される。また、数オングストロームより数百オングストロームの粒径の導電性微粒子を有することもある。この導電性微粒子は、導電性薄膜104を構成する材料の元素の一部、あるいは全てと同様のものである。また、電子放出部105およびその近傍の導電性薄膜104には、炭素あるいは炭素化合物を有することもある。

【0049】上述の表面伝導型電子放出素子の製造方法としては様々な方法が考えられるが、その一例を図7に示す。

【0050】以下、順をおって図6および図7に基づいて製造方法の説明をする。

【0051】(1) 基板101を洗剤、純水および有機溶剤により十分に洗浄後、真空蒸着法、スパッタ法等により基板101上に素子電極材料を堆積後、フォトリソグラフィ技術により基板101上に素子電極102、103を形成する(図7(a))。

【0052】素子電極102、103の形成方法としては、厚膜印刷法を用いても一向に差し支えない。印刷法を用いた場合の材料としては、有機金属ペースト(MOD)等が挙げられる。

【0053】(2) 素子電極102、103を設けた基板101に、有機金属溶液を塗布して放置することにより、有機金属薄膜を形成する。有機金属溶液とは、前述の導電性薄膜104の材料の金属を主元素とする有機金属化合物の溶液である。この後、有機金属薄膜を加熱焼成処理し、リフトオフ、エッチング等によりパターンニングし、導電性薄膜104を形成する(図7(b))。ここでは、有機金属溶液の塗布法により説明したが、これに限るものでなく、真空蒸着法、スパッタ法、化学的気相堆積法、分散塗布法、ディッピング法、スピナー法等によって形成される場合もある。

【0054】(3) 続いて、素子電極102、103間に、不図示の電源により通電すると、導電性薄膜104の部位に、構造の変化した電子放出部105が形成される(図7(c))。この通電処理は通電フォーミングと呼ばれ、通電フォーミングにより導電性薄膜104を局部的に破壊、変形もしくは変質させ、構造の変化した部位を電子放出部105と呼ぶ。通電フォーミングの電圧波形の例を図8に示す。

【0055】電圧波形は、特に、パルス波形が好ましく、パルス波高値を定電圧としたパルスを連続的に印加する場合(図8(a))と、パルス波高値を増加させながら電圧パルスを印加する場合(図8(b))とがある。まず、パルス波高値を定電圧とした場合について説明する。

【0056】図8(a)におけるT1およびT2は、それぞれ電圧波形のパルス幅およびパルス間隔であり、T1を1マイクロ秒~10ミリ秒、T2を10マイクロ秒~100ミリ秒とし、三角波の波高値(通電フォーミング時のピーク電圧)は、表面伝導型電子放出素子の前述した形態に応じて適宜選択し、適当な真空度、例えば 10^{-5} Torr程度の真空雰囲気下で、数秒から数十分印加する。なお、素子電極102、103間に印加する波形は三角波に限定することなく、矩形波など所望の波形を用いてもよい。

【0057】図8(b)におけるT1およびT2は、それぞれ図8(a)と同様であり、三角波の波高値(通電フォーミング時のピーク電圧)は、例えば0.1Vステップ程度ずつ増加させ、適当な真空雰囲気下で印加する。なお、この場合の通電フォーミング処理の終了は、パルス間隔T2中に、導電性薄膜104を局部的に破壊、変形させない程度の電圧、例えば1Mオーム以上の抵抗を示したとき、通電フォーミングを終了とする。

【0058】(4) 次に、通電フォーミングが終了した素子に活性化工程と呼ぶ処理を好ましくは施す。活性化工程とは、例えば、 10^{-4} ~ 10^{-5} Torr程度の真空度で、通電フォーミング同様、パルス波高値を定電圧としたパルスの印加を繰り返す処理のことをいい、真空中に存在する有機物質から、炭素および炭素化合物を堆積することで、導電性薄膜104を流れる素子電流If、電子放出部105より放出される放出電流Ieが著しく変化する処理である。素子電流Ifと放出電流Ieを測定しながら、例えば、放出電流Ieが飽和した時点で、活性化工程を終了する。また、パルス波高値は、好ましくは動作駆動電圧である。

【0059】なお、ここでいう炭素および炭素化合物とは、グラファイト(単、多結晶双方を指す)非晶質カーボン(非晶質カーボンおよび多結晶グラファイトとの混合物を指す)であり、その膜厚は、好ましくは500オングストローム以下、より好ましくは300オングストローム以下である。

【0060】(5) こうして作製した電子放出素子を、通電フォーミング工程、活性化工程での真空度より高い真空度の真空雰囲気にし、好ましく動作駆動する。また、より好ましくは、これより高い真空度の真空雰囲気下で、80℃~150℃に加熱後、動作駆動する。

【0061】通電フォーミング工程、活性化処理した真空度より高い真空度の真空雰囲気とは、例えば、約 10^{-6} Torr以上の真空度を有する真空度であり、より好ましくは、超高真空系であり、炭素あるいは炭素化合物が新たに、ほぼ堆積しない真空度である。従って、これによって、これ以上の炭素あるいは炭素化合物の堆積を抑制することが可能となり、素子電流If、放出電流Ieが安定する。

【0062】上述のような構成と製造方法によって作製された、本発明に好適な電子放出素子の特性評価について、図9および図10を用いて説明する。

【0063】図9は、図6に示した構成を有する素子の電子放出特性を測定するための測定評価装置の概略構成図である。図9において、図6と同一ものについては、同一の符号で示した。また、151は、電子放出素子に素子電圧Vfを印加するための電源、150は素子電極102、103間の導電性薄膜104を流れる素子電流Ifを測定するための電流計、154は、素子の電子放出部105より放出される放出電流Ieを捕捉するためのアノード電極、153はアノード電極154に電圧を印加するための高圧電源、152は素子の電子放出部105より放出される放出電流Ieを測定するための電流計である。

【0064】また、電子放出素子およびアノード電極154は真空装置内に設置され、その真空装置には排気ポンプ156および真空計等の真空装置に必要な機器が具備されており、所望の真空下で本素子の測定評価を行えるようになっている。なお、排気ポンプ156は、ターボポンプ、ロータリーポンプからなる通常の高真空装置系と、更に、イオンポンプからなる超高真空装置系とからなる。また、真空装置155全体および基板は、不図示のヒータにより200℃まで加熱できる。従って、本測定装置では、前述の通電フォーミング以降の工程を行うことができる。アノード電極154の電圧は、1kV~10kV、アノード電極154と電子放出素子との距離Hは2mm~8mmの範囲で測定した。

【0065】図9に示した測定評価装置により測定された放出電流Ieおよび素子電流Ifと素子電圧Vfの関係の典型的な例を図10に示す。なお、放出電流Ieは素子電流Ifに比べて著しく小さいので、図10では任意単位で示されており、縦軸および横軸はリニアスケールである。

【0066】図10からも明らかなように、本発明に好適な表面伝導型電子放出素子は、放出電流Ieに対する

50 三つの特徴的特性を有する。

【0067】まず第一に、本素子は、ある電圧（しきい値電圧と呼ぶ、図10中の V_{th} ）以上の素子電圧 V_f を印加すると急激に放出電流 I_e が増加し、一方、しきい値電圧 V_{th} 以下では放出電流 I_e がほとんど検出されない。すなわち、放出電流 I_e に対する明確なしきい値電圧 V_{th} を持った非線形素子である。

【0068】第二に、放出電流 I_e が素子電圧 V_f に依存するため、放出電流 I_e は素子電圧 V_f で制御できる。

【0069】第三に、アノード電極154に捕捉される放出電荷は、素子電圧 V_f を印加する時間に依存する。すなわち、アノード電極154に捕捉される電荷量は、素子電圧 V_f を印加する時間により制御できる。

【0070】以上のような、本発明に好適な表面伝導型電子放出素子の特徴的特性のため、入力信号に応じて、電子放出特性が、複数の電子放出素子を配置した電子源、画像形成装置等でも容易に制御できることとなり、多方面への応用ができる。

【0071】また、素子電流 I_f は素子電圧 V_f に対して単調増加する（ $M I$ 特性と呼ぶ）、より好ましい特性の例を図10に実線で示したが、この他にも、素子電流 I_f が素子電圧 V_f に対して電圧制御型負性抵抗（ $V C N R$ 特性と呼ぶ）特性を示す場合もある。また、これら素子電流 I_f の特性は、その製法および測定時の測定条件等に依存する。なお、この場合も、本電子放出素子は上述した三つの特性上の特徴を有する。

【0072】さらに、上述の評価装置において、素子電極102、103間に電圧を印加して電子放出部105より電子を放出させ、高圧電源153によりアノード電極154に電圧を印加すると、放出電子は、基板101の面に対する電子放出部105からの法線に対して、素子に印加した電圧の正極側（図9では素子電極102側）にずれて飛翔する。このような放射特性は、基板101に平行な面内での電位分布が、電子放出部105に対して非対称になることによるものと考えられる。

【0073】次に、図1に示した本実施例の電子源の製造工程について説明する。

【0074】まず、図2に示すように、予め十分に洗浄した基板1に、印刷、焼成を行い、素子電極2、3を形成する。通常、電子放出部形成用の導電性薄膜4は、各配線層6、8と比べて著しく薄い膜であるので、濡れ性、段差保持性等の問題を回避し、電子放出部形成用の導電性薄膜4と各配線層6、8との電気的接続を良好にするために、素子電極2、3は設けられている。そのため、各配線層6、8を、例えばスパッタリング法等により薄膜で構成する場合は、素子電極2、3は必ずしも設ける必要はなく、後述する各配線層6、8の形成と同時に形成することも可能である。

【0075】素子電極2、3の形成方法としては、真空蒸着法、スパッタリング法、プラズマCVD法等の真空

系を用いる方法や、溶媒に金属成分およびガラス成分を混合した厚膜ペーストを印刷、焼成することにより形成する厚膜形成法がある。製造工程の短縮化を図るためには、フォトリソグラフィ工程を必要としない厚膜印刷法により素子電極2、3を形成すればよいが、電子が放出される電子放出部の近傍すなわち導電性薄膜4の近傍は、膜厚が薄い方が望ましい。そこで、厚膜印刷法を用いる場合は、その際使用するペーストとして、有機金属化合物により構成された、いわゆるMODペーストを使用することが好ましい。もちろん、これ以外の成膜方法を用いても差し支えない。また、素子電極2、3の構成材料としては、電気伝導性のある物質であれば、特に限定されるものではない。

【0076】本実施例では、基板1としてソーダライムガラス基板を用い、素子電極2、3の形成は厚膜印刷法によった。この際使用したペーストはMODペーストで、金属成分はAuである。印刷の方法はスクリーン印刷法である。印刷の後、70℃で10分間乾燥し、次に本焼成を実施する。焼成温度は550℃で、ピーク保持時間は約8分である。印刷、焼成後の1つの素子電極2、3の大きさは、素子電極2、3の対向方向に対する幅×長さが350×150マイクロメートル、厚みが0.3マイクロメートル以下であり、また素子電極2、3間の間隔が2マイクロメートルであった。

【0077】次いで、図3に示すように、基板1上に、Y方向に配列された素子電極2、3のうち一方の素子電極3を電気的に接続するように、第1の配線層6を形成する。第1の配線層6の形成方法には、素子電極2、3の形成方法と同様の方法が適用できるが、第1の配線層6は素子電極2、3と異なり、電気抵抗を低減させるために、膜厚が厚い方が好ましい。そのため、第1の配線層6の形成方法としては、厚膜印刷法を用いるのが好ましい。その際のペースト材料としては導電性のものであればどのようなものでもよく、Ag、Au、Pt、Pd等の貴金属、Cu、Ni、Al、Cr等の卑金属、またはこれらの混合物からなる微粒子がビヒクル中に分散したものが用いられる。また、高粘度、高チキソトロピー性を有するものが、細線の形成に適している。もちろん、薄膜配線の適用も可能であるが、膜厚を厚くするためには厚膜印刷法よりも時間がかかる。本実施例では、厚膜スクリーン印刷法を用いた。使用したペーストはAgペーストで、金属成分はAgである。所望のパターンでスクリーン印刷の後、110℃で20分の乾燥を行い、550℃、ピーク保持時間15分の焼成を行って幅が100マイクロメートル、厚みが12マイクロメートルの第1の配線層6を得た。

【0078】第1の配線層6を形成したら、図4に示すように、層間絶縁層7を形成する。層間絶縁層7の幅は、図1から明らかなように、次工程で形成する第2の配線層8の幅よりも広く設定している。その理由は、第

1の配線層6と第2の配線層8との交差部での両者のショートを防止するためである。層間絶縁層7の構成材料としては、例えば、 SiO_2 薄膜、あるいはガラス微粒子や酸化物微粒子をビヒクル中に分散したもの等、金属成分を含まない厚膜ペーストによる膜等、絶縁性を保つことができるものであればよい。

【0079】本実施例では、厚膜スクリーン印刷法により層間絶縁層7を形成した。ペーストとしては、 PbO を主成分としてガラスバインダーを混合したペーストを用いた。焼成温度は 550°C 、ピーク保持時間は約15分である。所望のパターンのスクリーン印刷、焼成後の層間絶縁層7は、幅が500マイクロメートル、厚みが30マイクロメートル以下であった。また、通常、層間絶縁層7は、第1の配線層6と第2の配線層8との絶縁性を確保するため、印刷および焼成を2回ずつ実施する。すなわち、1回目の印刷、焼成後に、再度印刷を行う。これにより絶縁性が確保されることになる。

【0080】そして、図5に示すように、層間絶縁層7の上に第2の配線層8を形成する。第2の配線層8は、X方向に配列された素子電極2、3のうち他方の素子電極2の位置に対応して、第1の配線層6と平行な方向に突出する櫛状のパターンを有しており、これにより、第2の配線層8が他方の素子電極2に電気的に接続される。第2の配線層8の膜厚についても、第1の配線層6と同様の理由で厚い方が好ましく、その形成方法としては、第1の配線層6の形成方法と同様の方法が適用できる。本実施例では、厚膜スクリーン印刷法を用いた。使用したペーストはAgペーストで、金属成分はAgである。所望のパターンでスクリーン印刷後、 110°C で20分の乾燥を行い、 550°C 、ピーク保持時間15分の焼成を行って、幅が300マイクロメートル、厚みが10マイクロメートルの、他方の素子電極2との接続パターンを有する第2の配線層8を得た。

【0081】以上で、マトリックス配線の部分が完成する。もちろん、ペースト材料、印刷方法等は、上述したものに限るものではない。

【0082】最後に、図1に示したように、対の素子電極2、3をつないで、電子放出部形成用の導電性薄膜4を形成し、この導電性薄膜4に通電フォーミング処理を施して電子放出部を形成し、電子源が完成する。導電性薄膜4の形成方法および通電フォーミング処理については従来の方法をそのまま適用することができる。

【0083】具体的には、対となる素子電極2、3をまたいで、有機パラジウム(CCP4230、奥野製薬工業(株)製)をスピナーにより回転塗布後、 300°C で10分間の加熱処理を行い、Pdからなる導電性薄膜4を形成する。このようにして形成された導電性薄膜4は、Pdを主元素とする微粒子から構成され、その膜厚は10ナノメートル、シート抵抗値は $5 \times 10^4 \Omega/\square$ であった。なお、ここで述べる微粒子膜とは複数の微粒

子が集合した膜であり、その微細構造としては微粒子が個々に分散配置した状態のみならず、微粒子が互いに隣接、あるいは重なり合った状態(島状も含む)の膜をさし、その粒径とは、前記状態で粒子形状が認識可能な微粒子についての径をいう。このPdを主元素とする膜を、フォトリソグラフィ法を用いてパターンニングすることにより、通電フォーミング処理までの素子の製造工程が完了する。

【0084】通電フォーミング処理は、本実施例では、図8(a)に示したような、パルス波高値を定電圧としたパルスを連続的に印加することにより行った。その際の印加パルスは、パルス幅T1が1ミリ秒、パルス間隔T2が10ミリ秒、波高値が14Vであり、約 10^{-6} Torrの真空雰囲気下で60秒間実施した。このようにして作製された電子放出部は、パラジウム元素を主成分とする微粒子が分散配置された状態となり、その微粒子の平均粒径は3ナノメートルであった。

【0085】以上説明したように、第2の配線層8に、第1の配線層6と平行に突出するパターンを設けることで、素子電極2、3は、それぞれが電気的に接続される各配線層6、8の形成と同時に、しかも直接接続されるので、素子電極2、3を各配線層6、8に接続させるための特別な工程や構造を必要としない。その結果、電子源の製造工程の簡略化、および素子電極2、3の配線構造の簡略化が達成される。また、配線構造の簡略化により、素子電極2、3と各配線層6、8との接続部分の信頼性が向上するとともに、配線に支配される部分の面積が低減されるので高密度配線が可能となり、素子電極2、3ひいては電子放出素子9をより高密度に配置することができるようになる。

【0086】次に、図1に示した電子源を用いた画像形成装置の一例について、図11~図13を参照して説明する。図11は、図1に示した電子源を用いた画像形成装置の表示パネルの一例の基本構成図であり、図12は、図11に示した表示パネルの蛍光膜の、蛍光体の配置例を示す図であり、図13は、図1に示した電子源を用いた画像形成装置によりNTSC方式のテレビ信号に応じて表示を行う例の駆動回路のブロック図である。

【0087】図11において、リアプレート81には、図1に示したものと同様の電子源80が固定されている。電子源80の、 $m \times n$ のマトリックス状に配置された電子放出素子87は、それぞれ単純なマトリックス配線を構成する、 m 本の配線からなるx配線88および n 本の配線からなるy配線89に接続されている。ここで、x配線88は図1に示した第2の配線層8に対応し、y配線89は図1に示した第1の配線層6に対応する。

【0088】電子源80には、ガラス基板83の内面に、画像形成部材である蛍光膜84とメタルバック85が形成されたフェースプレート82が、支持枠86を介

して対向配置されている。電子源80とメタルバック85の間には、不図示の電源により、電子源80から放出された電子ビームを加速するための高電圧が印加される。これらリアプレート81、支持枠86およびフェースプレート82は互いに気密固着（封着）され、リアプレート81と支持枠86とフェースプレート82とで外囲器90を構成する。リアプレート81、支持枠86およびフェースプレート82の封着は、互いの固着面にフリットガラス等を塗布し、大気中あるいは窒素中で、400℃～500℃で10分以上焼成することで行われる。また、各x配線88にはそれぞれ支持枠86に設けられたm本の容器外端子Dx1、Dx2、・・・、Dxmが接続され、各y配線89にはそれぞれ支持枠86に設けられたn本の容器外端子Dy1、Dy2、・・・、Dynに接続される。

【0089】外囲器90は上述のごとく、フェースプレート82、支持枠86およびリアプレート81で構成されているが、リアプレート81は主に電子源80の強度を補強する目的で設けられるため、電子源80自体で十分な強度を持つ場合は別体のリアプレート81は必ずしも必要でなく、電子源80に直接、支持枠86を封着し、フェースプレート82、支持枠86および電子源80にて外囲器90を構成してもよい。また、さらには、フェースプレート82、リアプレート81間に、スペーサと呼ばれる不図示の支持体を設置することで、大気圧に対して十分な強度をもつ外囲器90の構成にすることもできる。

【0090】蛍光膜84は、モノクロームの場合は画像形成部材である蛍光体のみからなるが、カラーの場合は、図12に示すように、蛍光体の配列によりブラックストライプあるいはブラックマトリクスなどと呼ばれる黒色導電材84bと蛍光体84aとで構成される。ブラックストライプ、ブラックマトリクスが設けられる目的は、カラー表示の場合必要となる三原色蛍光体の、各蛍光体84a間の塗り分け部を黒くすることで混色等を目立たなくすることと、蛍光膜84における外光反射によるコントラストの低下を抑制することである。ブラックストライプの材料としては、通常よく用いられている黒鉛を主成分とする材料だけでなく、導電性があり、光の透過および反射が少ない材料であればこれに限るものではない。ガラス基板83に蛍光体を塗布する方法は、モノクローム、カラーによらず、沈殿法や印刷法が用いられる。さらに、カラーの場合には、スラリー法を用いることも可能である。

【0091】また、蛍光膜84の内面側には通常メタルバック85が設けられる。メタルバック85の目的は、蛍光体84aの発光のうち内面側への光をフェースプレート82側へ鏡面反射することにより輝度を向上すること、電子ビーム加速電圧を印加するための電極として作用すること、外囲器90内で発生した負イオンの衝突に

よるダメージからの蛍光体84aの保護等である。メタルバック85は、蛍光膜84を作製後、蛍光膜84の内面側表面の平滑化处理（通常フィルミングと呼ばれる）を行い、その後A1を真空蒸着等で堆積することで作製できる。

【0092】フェースプレート82には、さらに蛍光膜84の導電性を高めるため、蛍光膜84の外側面に透明電極（不図示）を設けてもよい。

【0093】前述の封着を行う際、カラーの場合は各色蛍光体84bと電子放出素子87とを対応させなくてはならないため、十分な位置合わせを行う必要がある。

【0094】リアプレート81と支持枠86とフェースプレート82とを互いに封着し、外囲器90が構成されたら、不図示の排気管を通じて排気系により外囲器90内を 10^{-7} Torr程度の真空度まで排気し、外囲器90を封止する。また、外囲器90の封止後の真空度を維持するために、ゲッター処理を行う場合もある。これは、外囲器90の封止を行う直前あるいは封止後に、抵抗加熱あるいは高周波加熱等の加熱法により、外囲器90内の所定の位置に配置されたゲッター（不図示）を加熱し、蒸着膜を形成する工程である。ゲッターは、通常、Ba等が主成分であり、該蒸着膜の吸着作用により、例えば 10^{-5} ～ 10^{-7} Torrの真空度を維持するものである。なお、電子放出素子87の通電フォーミング処理以降の工程は、適宜設定される。

【0095】次に、NTSC方式のテレビ信号に基づきテレビジョン表示を行うための駆動回路の概略構成を、図13のブロック図を用いて説明する。符号191は図11に示した表示パネルであり、また、192は走査回路、193は制御回路、194はシフトレジスタ、195はラインメモリ、196は同期信号分離回路、197は変調信号発生器、 V_1 、 V_2 は直流電圧源をそれぞれ示す。

【0096】以下、各部の機能を説明していくが、まず表示パネル191は、端子Dx1ないしDxm、およびDy1ないしDyn、および高圧端子H_vを介して外部の電気回路と接続している。このうち、端子Dx1ないしDxmには、前記表示パネル191内に設けられている電子源、すなわちm行n列の行列状にマトリクス配線された電子放出素子群を一行（n素子）ずつ順次駆動してゆくための走査信号が印加される。

【0097】一方、端子Dy1ないしDynには、前記走査信号により選択された一行の電子放出素子の各素子の出力電子ビームを制御するための変調信号が印加される。また、高圧端子H_vには、直流電圧源 V_2 より、例えば10kVの直流電圧が供給されるが、これは、電子放出素子より出力される電子ビームに蛍光体を励起するのに十分なエネルギーを付与するための加速電極である。

【0098】次に、走査回路192について説明する。

走査回路192は、内部に m 個のスイッチング素子（図中、 S_1 ないし S_m で模式的に示している）を備えるもので、各スイッチング素子は、直流電圧源 V_i の出力電圧もしくは0V（グラウンドレベル）のいずれか一方を選択し、表示パネル191の端子 D_{x1} ないし D_{xm} と電気的に接続するものである。 S_1 ないし S_m の各スイッチング素子は、制御回路193が出力する制御信号に基づいて動作するものであるが、実際には、例えばFETのようなスイッチング素子を組み合わせることにより容易に構成することが可能である。

【0099】なお、前記直流電圧源 V_i は、本実施例の場合には前記電子放出素子の特性（電子放出しきい値電圧）に基づき、走査されていない素子に印加される駆動電圧が電子放出しきい値電圧以下となるような一定電圧を出力するように設定されている。

【0100】また、制御回路193は、外部より入力する画像信号に基づいて適切な表示が行われるように各部の動作を整合させる働きをもつものである。次に説明する同期信号分離回路196より送られる同期信号 T_{sync} に基づいて、各部に対して T_{scan} および T_{spt} および T_{vert} の各制御信号を発生する。

【0101】同期信号分離回路196は、外部から入力されるNTSC方式のテレビ信号から、同期信号成分と輝度信号成分とを分離するための回路で、よく知られているように周波数分離（フィルター）回路を用いれば、容易に構成できるものである。同期信号分離回路196により分離された同期信号は、よく知られるように垂直同期信号と水平同期信号よりなるが、ここでは説明の便宜上、 T_{sync} 信号として図示した。一方、前記テレビ信号から分離された画像の輝度信号成分を便宜上DATA信号と表わすが、同信号はシフトレジスタ194に入力される。

【0102】シフトレジスタ194は、時系列的にシリアルに入力される前記DATA信号を、画像の1ライン毎にシリアル/パラレル変換するためのもので、前記制御信号193より送られる制御信号 T_{spt} に基づいて動作する（すなわち、制御信号 T_{spt} は、シフトレジスタ194のシフトクロックであると言い替えてもよい）。シリアル/パラレル変換された画像1ライン分（電子放出素子 n 素子分の駆動データに相当する）のデータは、 I_{d1} ないし I_{dn} の n 個の並列信号として前記シフトレジスタ194より出力される。

【0103】ラインメモリ195は、画像1ライン分のデータを必要時間の間だけ記憶するための記憶装置であり、制御回路193より送られる制御信号 T_{vert} にしたがって適宜 I_{d1} ないし I_{dn} の内容を記憶する。記憶された内容は、 I'_{d1} ないし I'_{dn} として出力され、変調信号発生器197に入力される。

【0104】変調信号発生器197は、前記画像データ I'_{d1} ないし I'_{dn} の各々に応じて、電子放出素子

の各々を適切に駆動変調するための信号源で、その出力信号は、端子 D_{y1} ないし D_{yn} を通じて表示パネル191内の電子放出素子に印加される。

【0105】前述したように、本発明に係わる電子放出素子は、放出電流 I_e に対して以下の基本特性を有している。すなわち、前述したように、電子放出には明確なしきい値電圧 V_{th} があり、 V_{th} 以上の電圧を印加されたときのみ電子放出が生じる。また、電子放出しきい値以上の電圧に対しては、素子への印加電圧の変化に応じて放出電流も変化してゆく。なお、電子放出素子の材料や構成、製造方法を変えることにより、電子放出しきい値電圧 V_{th} の値や、印加電圧に対する放出電流の変化の度合が変わる場合もあるが、いずれにしても以下のようなことがいえる。

【0106】すなわち、本素子にパルス状の電圧を印加する場合、例えば電子放出しきい値以下の電圧を印加しても電子放出は生じないが、電子放出しきい値以上の電圧を印加する場合には電子ビームが出力される。その際、第一には、パルスの波高値 V_m を変化させることにより出力電子ビームの強度を制御することが可能である。第二には、パルスの幅 P_w を変化させることにより出力電子ビームの電荷の総量を制御することが可能である。

【0107】したがって、入力信号に応じて、電子放出素子を変調する方式としては、電圧変調方式、パルス幅変調方式等が挙げられ、電圧変調方式を実施するには、変調信号発生器197としては、一定の長さの電圧パルスを発生するが入力されるデータに応じて適宜パルスの波高値を変調するような電圧変調方式の回路を用いる。

【0108】また、パルス幅変調方式を実施するには、変調信号発生器197としては、一定の波高値の電圧パルスを発生するが入力されるデータに応じて適宜電圧パルスの幅を変調するようなパルス幅変調方式の回路を用いるものである。

【0109】以上説明した一連の動作により、表示パネル191を用いてテレビジョンの表示を行える。なお、上記説明中、特に記載しなかったが、シフトレジスタ194やラインメモリ195は、デジタル信号式のものでもアナログ信号式のものでも差し支えなく、画像信号のシリアル/パラレル変換や記憶が所定の速度で行われればよい。

【0110】デジタル信号式を用いる場合には、同期信号分離回路196の出力信号DATAをデジタル信号化する必要があるが、これは同期信号分離回路196の出力部にA/D変換器を備えれば容易に可能であることはいうまでもない。また、これと関連してラインメモリ195の出力信号がデジタル信号かアナログ信号かにより、変調信号発生器197に用いられる回路が若干異なったものとなるのはいうまでもない。すなわち、デジタル信号の場合には、電圧変調方式の場合、変調信号発生

器197には、例えばよく知られるD/A変換回路を用い、必要に応じて増幅回路等を付け加えればよい。またパルス幅変調方式の場合、変調信号発生器197は、例えば高速の発振器および発振器の出力する波数を計数する計数器(カウンタ)および計数器の出力値と前記ラインメモリ195の出力値を比較する比較器(コンパレータ)を組み合わせた回路を用いれば当業者であれば容易に構成できる。必要に応じて、比較器の出力するパルス幅変調された変調信号を電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付け加えてもよい。

【0111】一方、アナログ信号の場合には、電圧変調方式の場合、変調信号発生器197には、例えばよく知られるオペアンプ等を用いた増幅回路を用いればよく、必要に応じてレベルシフト回路等を付け加えてもよい。また、パルス幅変調方式の場合には、例えばよく知られた電圧制御型発振回路(VCO)を用いればよく、必要に応じて電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付け加えてもよい。

【0112】以上のように完成した画像表示装置において、電子源80の各電子放出素子87に、端子Dx1ないしDxm、Dy1ないしDynを通じ、電圧を印加することにより、電子を放出させ、高圧端子H₁を通じ、メタルバック85あるいは透明電極(不図示)に高圧を印加し、電子ビームを加速し、蛍光膜84に衝突させ、励起・発光させることで画像を表示することができる。また、図1に示したような配線構造を有する電子源80を用いることにより、配線および電子放出素子87の密度を高密度化できるので、単位面積あたりの画素数を増やし、高解像度を有する画像形成装置が達成される。

【0113】以上述べた構成は、表示等に用いられる好適な画像形成装置を作製する上で必要な概略構成であり、例えば各部材の材料等、詳細な部分は上述内容に限られるものではなく、画像形成装置の用途に適するように適宜選択する。また、入力信号例として、NTSC方式を挙げたが、これに限るものでなく、PAL、SECAM方式等の諸方式でもよく、また、これよりも、多数の走査線からなるTV信号(例えば、MUSE方式をはじめとする高品位TV)方式でもよい。

【0114】なお、本実施例では、第2の配線層8(x配線88)の櫛状に突出したパターンが、他方の素子電極2(図1参照)の対向方向と垂直な方向(Y方向)に対して全ての範囲で接触している例を示したが、第2の配線層8が特に厚膜で構成され、他方の素子電極2が正極側となる場合には、図14に示すように、第2の配線層28が他方の素子電極22に、素子電極22、23の対向方向と垂直な方向の端部で接触するように、第2の配線層28の櫛状に突出したパターンを設けることが好ましい。

【0115】これは、前述したように、表面伝導型の電子放出素子29から放出された電子は正極側にずれて飛

翔する放射特性を有し、これによる電子の配線への吸い込みを防止するためである。すなわち、第2の配線層28に接触する他方の素子電極22を正極としたとき、厚膜である第2の配線層28が、電子放出部を含む導電性薄膜24の近傍にあると、電子放出部から放出された電子が所定の位置に到達せずに、第2の配線層28に吸い込まれる場合があるが、このように、第2の配線層28の他方の素子電極22との接触位置を、素子電極22、23の対向方向と垂直な方向の端部で接触するようにすることで、放出された電子がずれる方向には第2の配線層28が位置しないので、放出された電子が第2の配線層28に吸い込まれることはなくなる。

【0116】一方、第1の配線層26が接触する一方の素子電極23が正極となる場合には、同様の理由により、一方の素子電極23の端部に接触するように第1の配線層26を配置することで、放出された電子の第1の配線層26への吸い込みを抑えることができる。もちろん、正極、負極に係わらず、第1の配線層26および第2の配線層28を、それぞれ素子電極22、23の端部に接触するように配置してもよい。

【0117】(第2実施例)図15は、本発明の電子源の第2実施例の要部平面図である。本実施例では、基板上201に、電子放出素子209の他方の素子電極202と接触する部分配線210が他方の素子電極202ごとに形成され、第2の配線層208は、これら各部分配線210に接触するような、櫛状に突出したパターンを有する。すなわち、第2の配線層208は、部分配線210を介して電子放出素子209の他方の素子電極202と電気的に接続されている。その他の、電子放出素子209や第1の配線層206や層間絶縁層207の構成については第1実施例と同様でよいので、その説明は省略する。

【0118】次に、本実施例の電子源の製造工程について説明する。

【0119】まず、図16に示すように、青板ガラスからなる基板201を十分に洗浄した後、この基板201上に、フォトリソグラフィ技術によりT1薄膜を形成して下引き層としたPt薄膜からなる素子電極202、203を形成する。1つの素子電極202、203の大きさは、素子電極202、203の対向方向に対する幅×長さが300×200マイクロメートル、厚みが100ナノメートルとし、また素子電極202、203間の間隔は2マイクロメートルとした。また、対の素子電極202、203の縦横の並びのピッチは、700マイクロメートル×500マイクロメートルとした。

【0120】次いで、図17に示すように、一方の素子電極203に接触する第1の配線層206および他方の素子電極202に接触する部分配線210を、それぞれスクリーン印刷法により形成し、焼成することで、第1の配線層206と一方の素子電極203との電気的接

統、および部分配線210と他方の素子電極202との電氣的接続を得た。使用したペーストはAgペーストである。

【0121】第1の配線層206および部分配線210を形成したら、図18に示すように、第1の配線層206に直交する層間絶縁層207をスクリーン印刷法により形成し、焼成した。ペーストは、ガラスペーストである。ここで、図18では、層間絶縁層207は部分配線210に隣接して形成されているが、層間絶縁層207と部分配線210とは、互いに重なり合っているもよし、離れていてもよい。そして、図19に示すように、層間絶縁層207の上に第2の配線層208を形成する。第2の配線層208は、部分配線210の位置に対応して、第1の配線層206と平行な方向に突出し部分配線210に接触する櫛状のパターンを有しており、第2の配線層208の形成により、第2の配線層208は部分電極210を介して他方の素子電極202に電氣的に接続される。第2の配線層208の形成方法としては第1の配線層206の形成方法と同様の方法が適用できる。ここでは、第2の配線層208をスクリーン印刷法により形成し、使用したペーストはAgペーストである。

【0122】最後に、図15に示したように、対の素子電極202、203をつないで、電子放出部形成用の導電性薄膜204を形成し、この導電性薄膜204に通電フォーミング処理を施して電子放出部を形成し、電子源が完成する。本実施例でも、導電性薄膜204としてはPdの微粒子からなる薄膜であり、有機金属溶液の塗布焼成で得られた薄膜を素子電極202、203の間隔内で残るようにCr薄膜のリバースエッチング法によりパターンニングして形成した。

【0123】このように、一方の素子電極203と接触する第1の配線層206と同時に、他方の素子電極と接触する部分配線210を形成し、この部分配線210を介して第2の配線層208を他方の素子電極202に接続させることで、第2の配線層208の位置ずれに対する許容度を拡大することができ、第2の配線層208の位置合わせが容易になる。

【0124】本実施例においても、電子放出素子209から放出された電子の配線への吸い込みを防止するために、部分配線210の他方の素子電極202との接触位置を、素子電極202、203の対向方向に垂直な方向の端部としてもよい。

【0125】(第3実施例) 図20は、本発明の電子源の第3実施例の要部平面図である。本実施例では、基板301上にマトリックス状に配置された多数の表面伝導型の電子放出素子309が、それぞれ一对の素子電極302、303と、対の素子電極302、303をつなぐ導電製薄膜304とで構成される点は、第1実施例と同様であり、素子電極302、303の配線構造が第1実施例と異なる例を示す。

【0126】図20において、本実施例の電子源は、基本的に、それぞれX方向に平行に形成された第1の配線層306と第2の配線層308とに電氣的に接続されてX方向に並ぶ複数の電子放出素子309を1つの単位とし(これを素子行と呼ぶ)、これをY方向に複数行配置した構成となっている。

【0127】第1の配線層306および第2の配線層308は、互いに電子放出素子309を挟んでY方向に間隔をおいて形成された櫛状の配線であり、それぞれの櫛の歯に相当する部分が互い違いに向き合わせて配置されて、第1の配線層306が一方の素子電極303に、第2の配線層308が他方の素子電極302に、それぞれ電氣的に接続されている。

【0128】次に、本実施例の電子源の製造工程について説明する。

【0129】まず、図21に示すように、第1実施例と同様にして、洗浄された基板301(ここでは、ソーダライムガラス基板を使用)に、素子電極302、303を形成する。本実施例では、素子電極302、303の形成方法として、厚膜印刷法を用いた。この際使用したペーストはMODペーストで、本実施例では金属成分としてPtを用いた。印刷の方法はスクリーン印刷法である。印刷の後、70℃で10分間乾燥し、次に本焼成を実施する。焼成温度は550℃で、ピーク保持時間は約8分である。印刷、焼成後の素子電極302、303の膜厚は、0.25マイクロメートル以下であった。

【0130】次いで、図22に示すように、第1の配線層306および第2の配線層308を形成する。第1の配線層306および第2の配線層308は、それぞれ櫛状のパターンをもつ配線であり互いに重なり合わないもので、第1の配線層306と第2の配線層308とは同時に形成することができる。しかも、第1の配線層306および第2の配線層308の形成により、一方の素子電極303と第1の配線層306との接続、および他方の素子電極302と第2の配線層308との接続がなされる。

【0131】本実施例では、第1の配線層306および第2の配線層308の形成方法として、厚膜スクリーン印刷法を用いた。この際使用したペーストはAgペーストで、金属成分はAgである。所望のパターンでスクリーン印刷を行い、110℃で20分間の乾燥を行った後、550℃、ピーク保持時間15分の焼成を行って、幅が300マイクロメートル、厚みが10マイクロメートルの第1の配線層306および第2の配線層308を得た。

【0132】以上で、素子電極302、303への配線部分が完成する。もちろん、ペースト材料や印刷方法等は、第1実施例と同様に、上述したものに限るものではない。第1の配線層306および第2の配線層308を形成したら、図20に示すように、対の素子電極30

2、303間をつなぐ導電性薄膜304を形成する。そして、この導電性薄膜304に通電フォーミング処理を施して導電性薄膜304に電子放出部を形成し、電子源が完成する。導電性薄膜304の形成方法および通電フォーミング処理については第1実施例と同様でよいので、その説明は省略する。

【0133】上記構成に基づき、各素子行の第1の配線層306と第2の配線層308との間に適宜駆動電圧を印加することで、電子放出素子309を各素子行ごとに独立して駆動することができる。すなわち、電子を放出したい素子行には、電子放出しきい値以上の電圧を印加し、電子を放出しない素子行には、電子放出しきい値以下の電圧を印加すればよい。

【0134】次に、図20に示した電子源を用いた画像形成装置の一例について、図23を参照して説明する。図23は、図20に示した電子源を用いた画像形成装置の表示パネルの一例の基本構成図である。

【0135】図23において、リアプレート381には、図20に示したものと同様の電子源380が固定されている。電子源380とフェースプレート382との間には、各電子放出素子309に対応して、素子行と直交して配置された複数のストライプ状のグリッド電極391が設けられている。各グリッド電極391は、電子放出素子309から放出された電子を変調させるものであり、それぞれ各電子放出素子309に対応して、電子を通過させるための円形の開口391aが設けられている。グリッド電極391の形状や配置については、必ずしも図23に示したものと同様でなくともよい。例えば、開口としてメッシュ状に多数の通過口を設けたものでもよく、また、電子放出素子309の周囲や近傍に設けてもよい。各グリッド電極391および電子源380の各配線層306、308は、それぞれ不図示の容器外端子により外囲器の外部に引き出されている。さらに各容器外端子は、それぞれ不図示の制御回路と電気的に接続されている。その他の構成は第1実施例と同様であるので、その説明は省略する。

【0136】本実施例の画像形成装置では、素子行を1列ずつ順次駆動（走査）していくのと同期してグリッド電極列に画像1ライン分の変調信号を同時に印加することにより、電子放出素子309から放出された電子の蛍光体への照射を制御し、画像を1ラインずつ表示することができる。

【0137】以上説明したように本実施例の電子源380では、電子放出素子309を素子行ごとに接続する場合において、第1の配線層306および第2の配線層308を櫛状とし、その櫛の歯の部分で電子放出素子309の素子電極302、303に接続することで、第1の配線層306と第2の配線層308とで直接、素子電極302、303に接続することができる。その結果、配線構造が簡略化され、素子電極302、303と各配線

層306、308との接続部分の信頼性が向上する。配線構造が簡略化されることにより、配線に支配される面積が低減され、素子電極302、303ひいては電子放出素子309をより高密度に配置することができるようになる。しかも、第1の配線層306と第2の配線層308とは互いに重なり合わないため、第1の配線層306と第2の配線層308との間に絶縁構造を設ける必要もなく、さらに、第1の配線層306と第2の配線層308とを同時に形成することができるので、第1実施例に比較して、製造工程をより削減することができる。

【0138】そして、このような電子源380を画像形成装置に用いることで、単位面積あたりの画素数が多く、高解像度の画像形成装置を容易に製造することができる。なお、本実施例の電子源380においても、第1実施例と同様に、図24に示すように、第1の配線層326の一方の素子電極323との接触位置および第2の配線層328の他方の素子電極322との接触位置が、それぞれ素子電極322、323の対向方向と垂直な方向の端部となるように、第1の配線層326および第2の配線層328に櫛状に突出したパターンを設け、電子放出素子329から放出された電子の配線への吸い込みを防止してもよい。図24では、両方の配線層326、328の突出したパターンを素子電極322、323の対向方向と垂直な方向の端部で接触するように設けた例を示しているが、少なくとも正極側が、そのように接触していればよい。

【0139】以上説明した各実施例から明らかなように、本発明に係わる電子源は基本的には電子放出素子として冷陰極型の電子放出素子を用いており、その中でも特に、表面伝導型の電子放出素子を用いている。冷陰極型の電子放出素子は、例えばフォトリソグラフィ、エッチングのような製造技術を用いれば基板上に精密に位置決めして形成できるため、微小な間隔で多数個を配列することが可能である。しかも、従来からCRT等で用いられてきた熱陰極と比較すると、陰極自身や周辺部が比較的低温な状態で駆動できるため、より微細な配列ピッチの電子源を容易に実現できる。

【0140】このような冷陰極型の電子放出素子としては、MIM型、FE型、表面伝導型等があるが、その中でもとりわけ好ましいのは表面伝導型の電子放出素子である。すなわち、MIM型の電子放出素子は絶縁層や上部電極の厚さを比較的精密に制御する必要があり、また、FE型の電子放出素子は針状の電子放出部の先端形状を精密に制御する必要がある。そのため、これらの素子は比較的製造コストが高くなったり、製造プロセス上の制限から大面積のものを作製するのが困難となる場合があった。これに対して、表面伝導型の電子放出素子は構造が単純で構造が簡単であり、大面積のものを容易に作製できる。近年、特に大面積で安価な表示装置が求められる状況においては、とりわけ好適な冷陰極型の電子

放出素子であるといえる。

【0141】また、本発明の電子源は、例えば、電子顕微鏡のように、放出電子の被照射部材が、画像形成部材以外の部材である場合についても適用でき、被照射部材を特定しない電子線発生装置としての形態も取り得る。

【0142】さらに、上述した各実施例では、画像形成装置として画像を表示する画像表示装置を例に挙げて説明したが、本発明の思想によれば、例えば、感光性ドラムと発光ダイオード等で構成された光プリンタの発光ダイオード等の代替の発光源としても用いることもできる。この場合、画像形成部材としては、上述の実施例で用いた蛍光体のような、直接発光する物質に限るものではなく、電子の帯電による潜像画像が形成されるような部材を用いることもできる。

【0143】

【発明の効果】本発明は、以上説明したとおり構成されているので、以下に記載する効果を奏する。

【0144】本発明の電子源およびその製造方法のうち、行列状に配置された電子放出素子への配線として、複数の行方向配線および複数の列方向配線が互いに絶縁層を介して交差して形成されたものでは、各行方向配線は電子放出素子の一方の素子電極に直接、電気的に接続され、各列方向配線には、電子放出素子の他方の素子電極に直接または部分配線を介して電気的に接続される櫛状のパターンを有するので、素子電極を各配線に接続するための特別な構造や工程が必要なくなる。その結果、電子源の製造工程の簡略化、および素子電極の配線構造の簡略化を達成することができる。また、配線構造の簡略化により、素子電極と各配線との接続部分の信頼性が向上するとともに、配線に支配される部分の面積が低減されるので高密度配線が可能となり、素子電極ひいては電子放出素子をより高密度に配置することができる。

【0145】一方、行列状に配置された電子放出素子への配線として、電子放出素子の行ごとに、電子放出素子を間において素子電極の対向方向と垂直な方向に、複数の第1の行方向配線および第2の行方向配線を形成したものである、各行方向配線は、それぞれ櫛状に突出するパターンにおいて素子電極に接触し、電気的に接続される。その結果、第1の行方向配線および第2の行方向配線だけで、電子放出素子の素子電極との配線がなされ、電子源の製造工程の簡略化、および素子電極の配線構造の簡略化を達成することができる。しかも、各行方向配線は同時に形成することができるので、配線工程および配線構造をより簡略化できる。

【0146】さらに、上記本発明の電子源において、各配線を厚膜印刷法により形成することで、フォトリソグラフィ工程を必要とせずに各配線の形成を行えるので、各配線の形成工程の短縮化が図られる。

【0147】また、各配線のうち、少なくとも電子放出素子の正極となる素子電極に接触する配線を、素子電極

の端部で接触させることで、電子放出素子から放出された電子が配線に吸い込まれる現象を抑えることができる。

【0148】特に、本発明の電子源に用いられる電子放出素子として表面伝導型の電子放出素子を用いることで、構造が簡単で製造が単純であり、大面積のものも容易に作製できる。

【0149】本発明の画像形成装置は、上述した配線構造を有する本発明の電子源を用いているので、配線および電子放出素子の密度を高密度化でき、単位面積あたりの画素数を増やし、高解像度を有する画像形成装置を達成することができる。特に、画像形成部材として、電子放出素子から放出される電子が衝突することにより発光する蛍光体を含む蛍光膜を用いることで、高解像度でしかも大画面の画像表示装置を容易に得ることができる。

【0150】そして、本発明の画像形成装置の製造方法は、電子源を上述した本発明の電子源の製造方法により製造することにより、電子源の製造工程を簡略化しつつも、画素密度の高い画像形成装置を得ることができる。

【図面の簡単な説明】

【図1】本発明の電子源の第1実施例の要部平面図である。

【図2】図1に示した電子源の製造工程を説明するための図であり、素子電極を形成した状態を示す。

【図3】図1に示した電子源の製造工程を説明するための図であり、第1の配線層を形成した状態を示す。

【図4】図1に示した電子源の製造工程を説明するための図であり、層間絶縁層を形成した状態を示す。

【図5】図1に示した電子源の製造工程を説明するための図であり、第2の配線層を形成した状態を示す。

【図6】本発明に好適な基本的な表面伝導型電子放出素子の構成を示す図で、同図(a)はその平面図、同図(b)はその断面図である。

【図7】図6に示した表面伝導型電子放出素子の製造工程の一例を説明するための図である。

【図8】表面伝導型電子放出素子に電子放出部を形成する際に行われる通電フォーミング時に与えられる電圧波形の例を示す図である。

【図9】図6に示した構成を有する素子の電子放出特性を測定するための測定評価装置の概略構成図である。

【図10】図9に示した測定評価装置により測定された放出電流 I_e および素子電流 I_f と素子電圧 V_f の関係の典型的な例を示すグラフである。

【図11】図1に示した電子源を用いた画像形成装置の表示パネルの一例の基本構成図である。

【図12】図11に示した表示パネルの蛍光膜の、蛍光体の配置例を示す図である。

【図13】図1に示した電子源を用いた画像形成装置によりNTSC方式のテレビ信号に応じて表示を行う例の駆動回路のブロック図である。

31

【図14】本発明の電子源の第1実施例における、配線の変形例をしめす要部平面図である。

【図15】本発明の電子源の第2実施例の要部平面図である。

【図16】図15に示した電子源の製造工程を説明するための図であり、素子電極を形成した状態を示す。

【図17】図15に示した電子源の製造工程を説明するための図であり、第1の配線層および部分配線を形成した状態を示す。

【図18】図15に示した電子源の製造工程を説明するための図であり、層間絶縁層を形成した状態を示す。

【図19】図15に示した電子源の製造工程を説明するための図であり、第2の配線層を形成した状態を示す。

【図20】本発明の電子源の第3実施例の要部平面図である。

【図21】図20に示した電子源の製造工程を説明するための図であり、素子電極を形成した状態を示す。

【図22】図20に示した電子源の製造工程を説明するための図であり、第1の配線層および第2の配線層を形成した状態を示す。

【図23】図20に示した電子源を用いた画像形成装置の表示パネルの一例の基本構成図である。

【図24】本発明の電子源の第3実施例における、配線の変形例をしめす要部平面図である。

【図25】従来の表面伝導型電子放出素子の典型的な素子構成を示す図である。

【符号の説明】

1、201、301 基板
2、3、22、23、202、203、302、30

32

3、322、323 素子電極

4、24、204、304 導電性薄膜

6、26、206、306、326 第1の配線層

7、207 層間絶縁層

8、28、208、308、328 第2の配線層

9、29、87、209、309、329 電子放出

素子

80、380 電子源

81、381 リアプレート

82、382 フェースプレート

83 ガラス基板

84 蛍光膜

84a 蛍光体

84b 黒色導電材

85 メタルバック

86 支持枠

88 x配線

89 y配線

90、390 外囲器

20 191 表示パネル

192 走査回路

193 制御回路

194 シフトレジスタ

195 ラインメモリ

196 同期信号分離回路

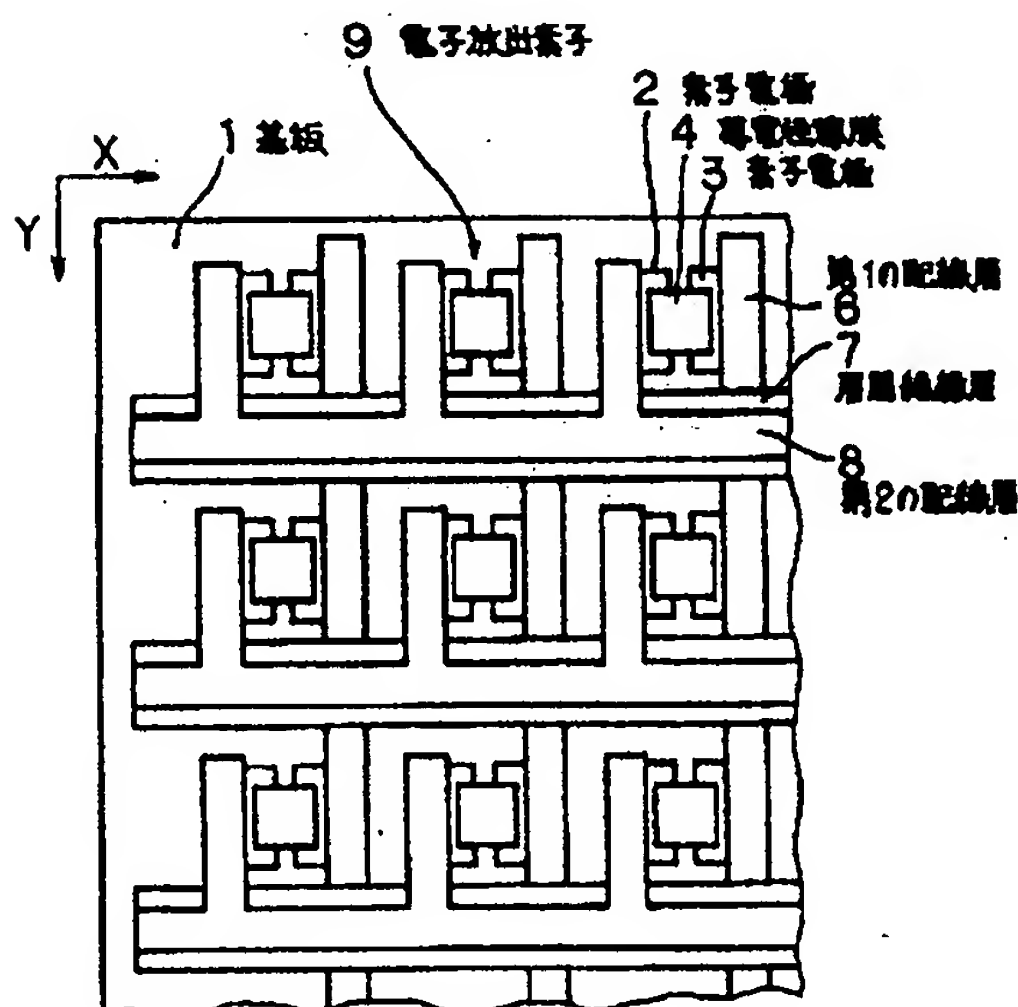
197 変調信号発生器

210 部分配線

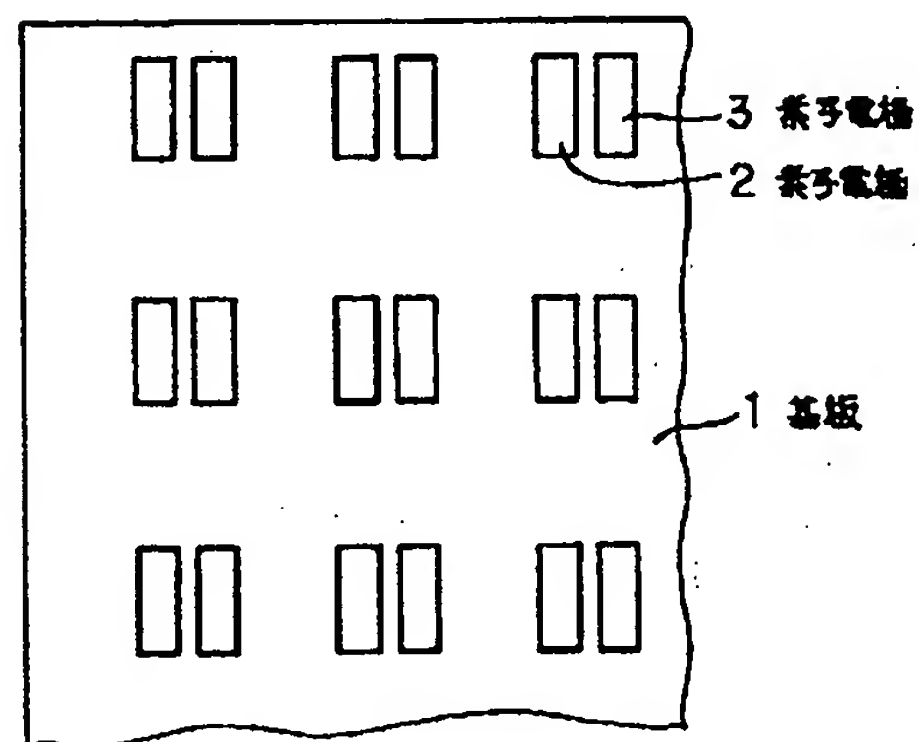
391 グリッド電極

391a 開口

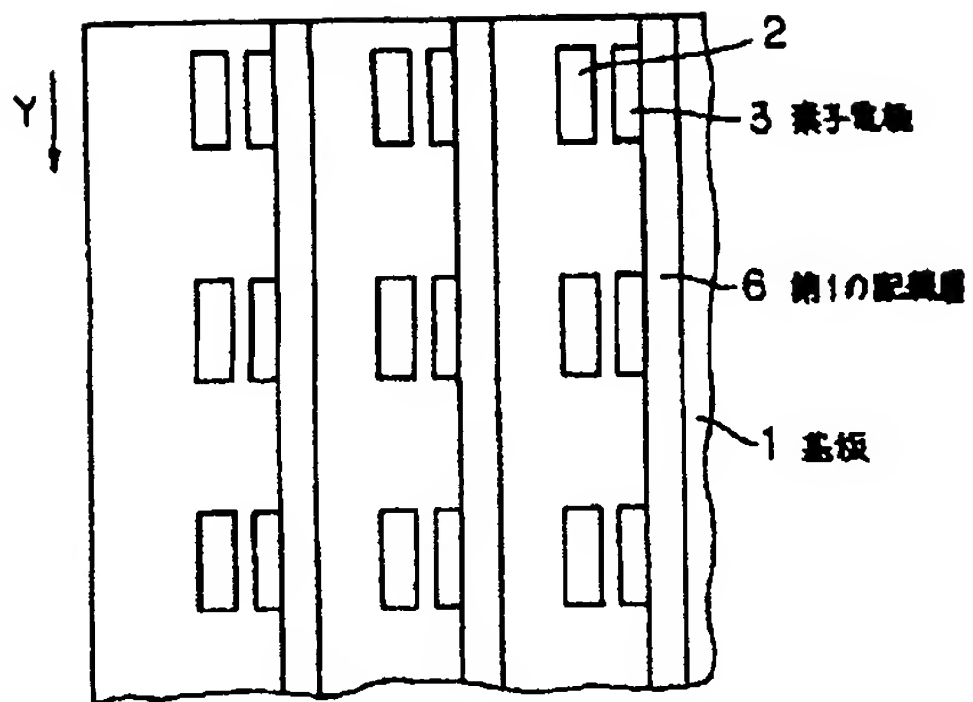
【図1】



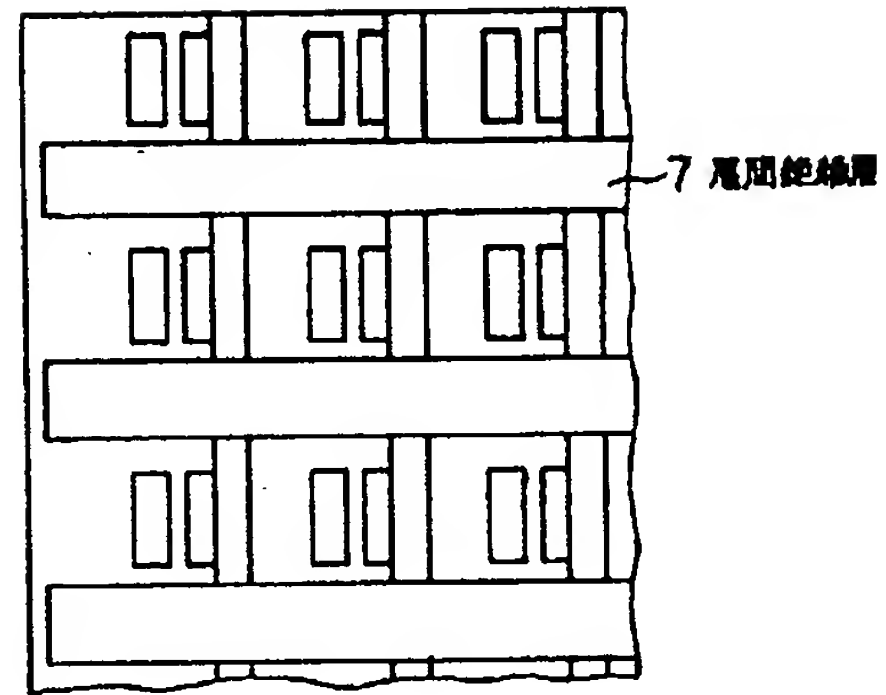
【図2】



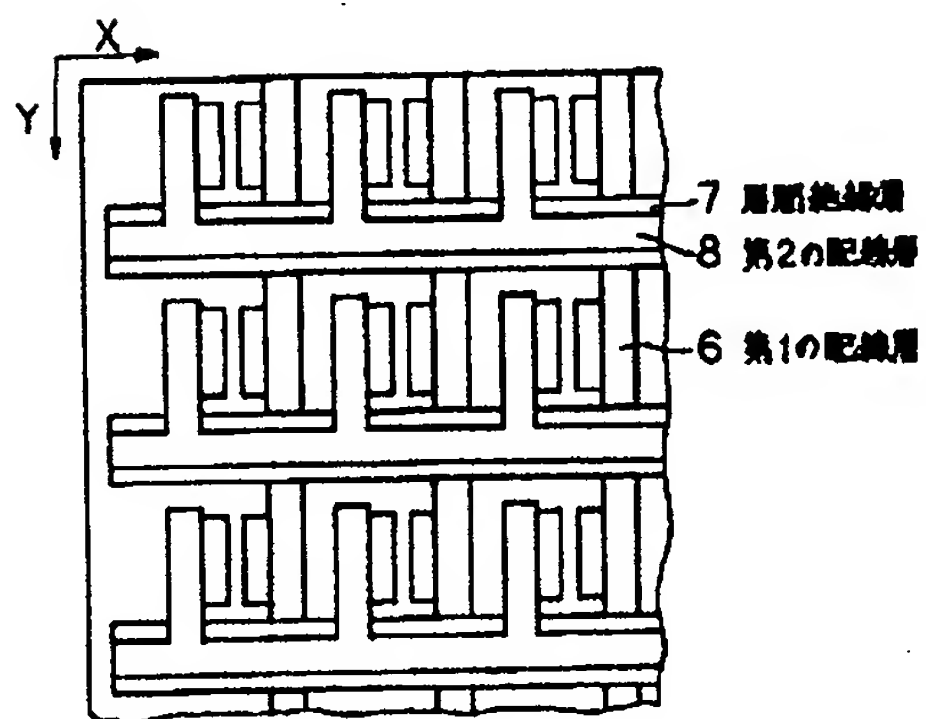
【図3】



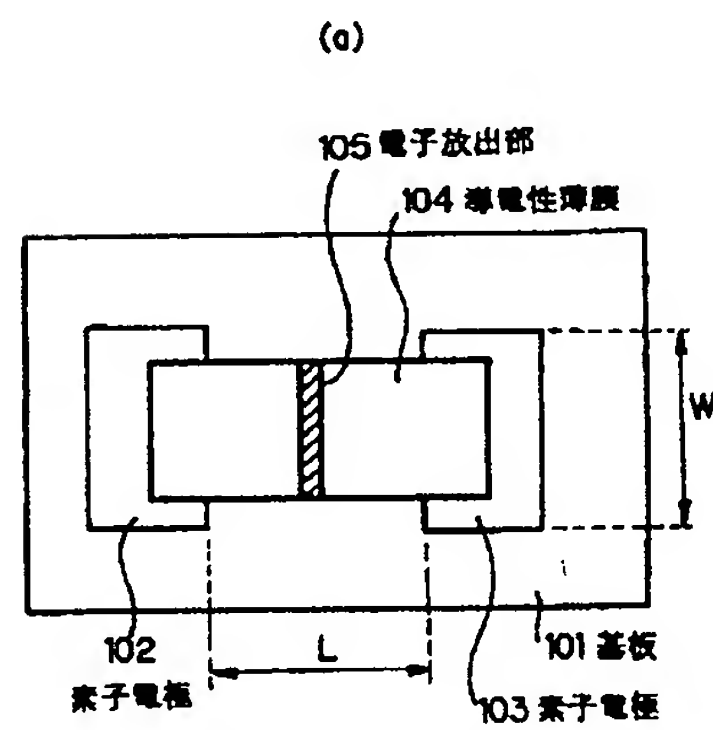
【図4】



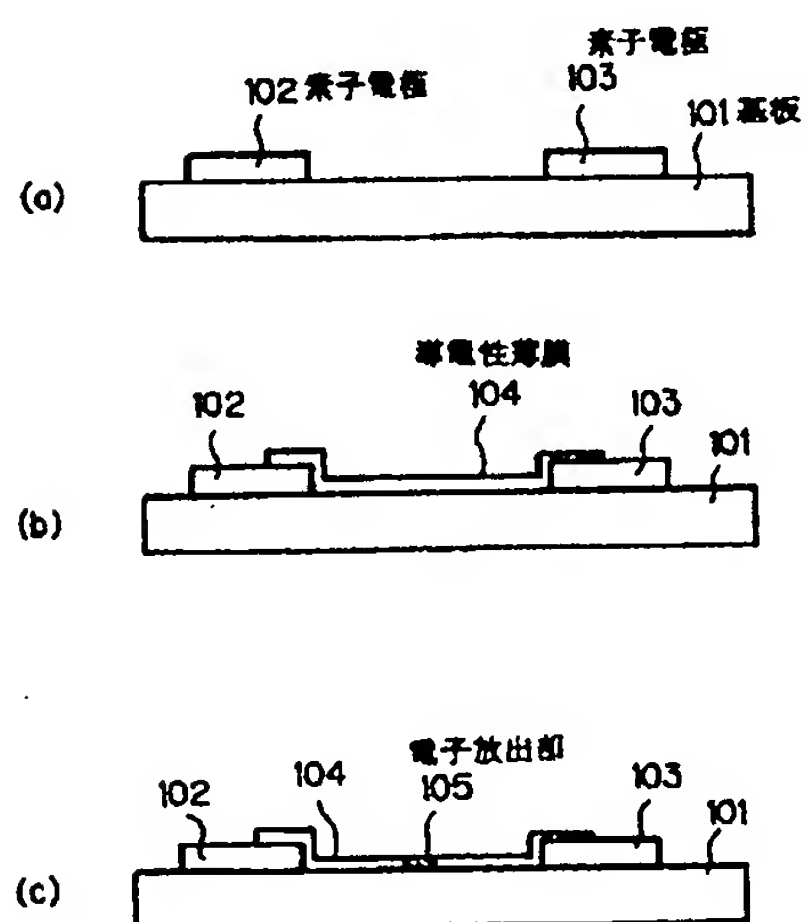
【図5】



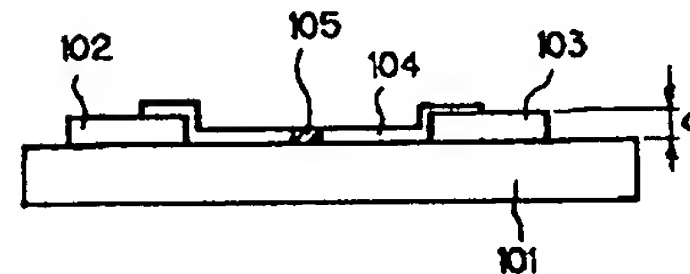
【図6】



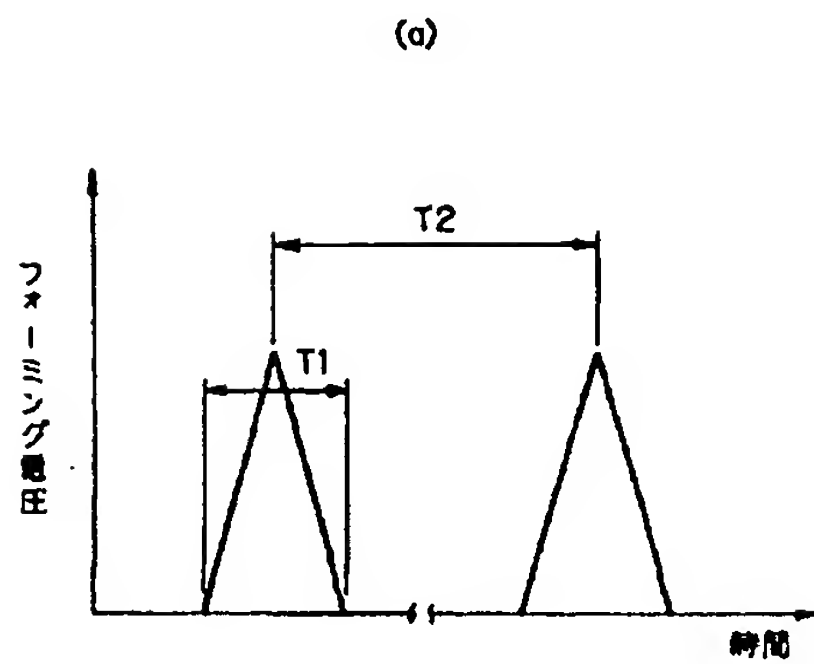
【図7】



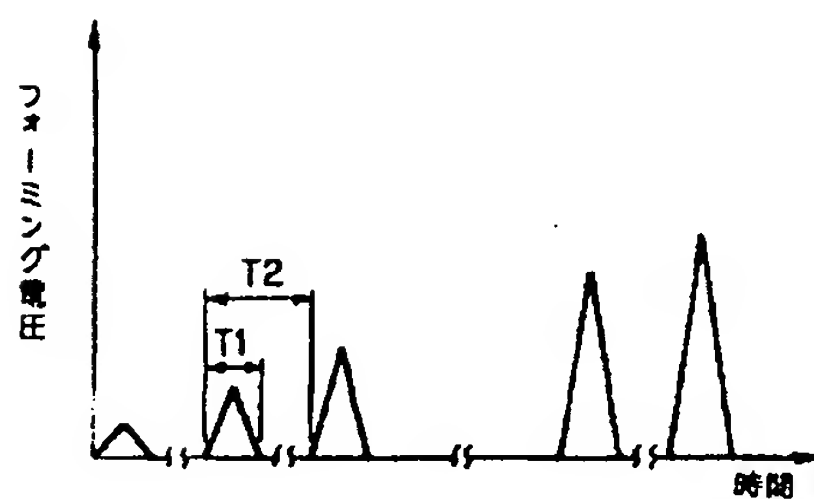
(b)



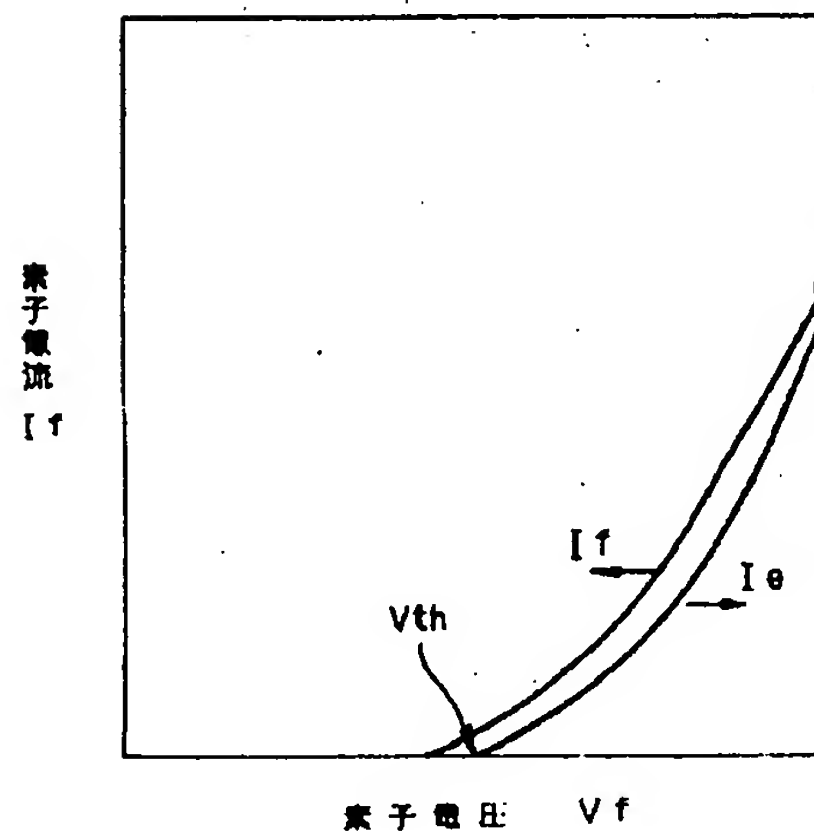
【図8】



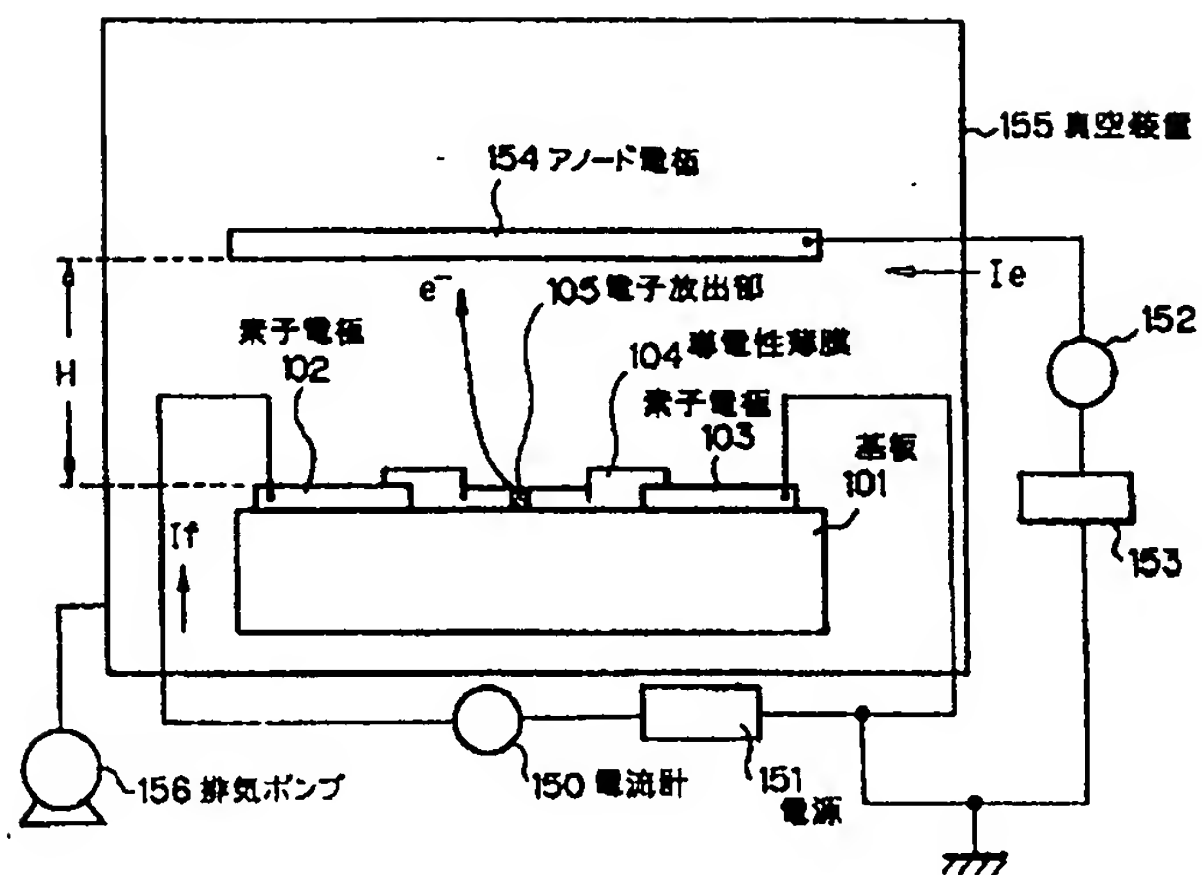
(b)



【図10】

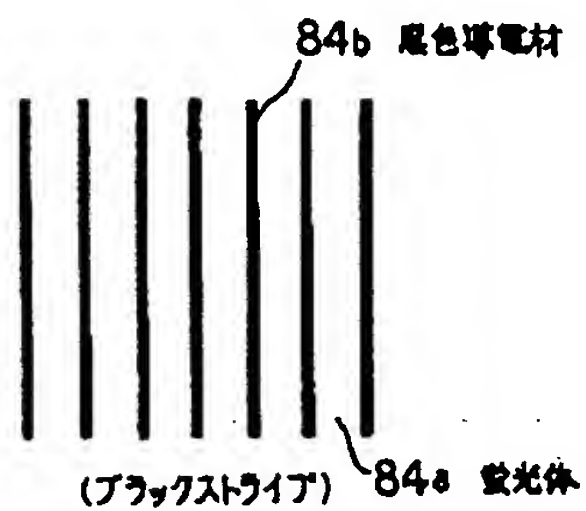


【図9】

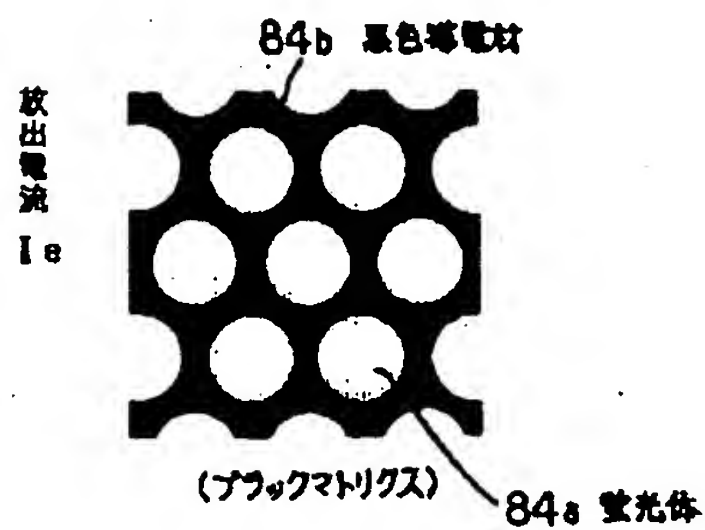


【図12】

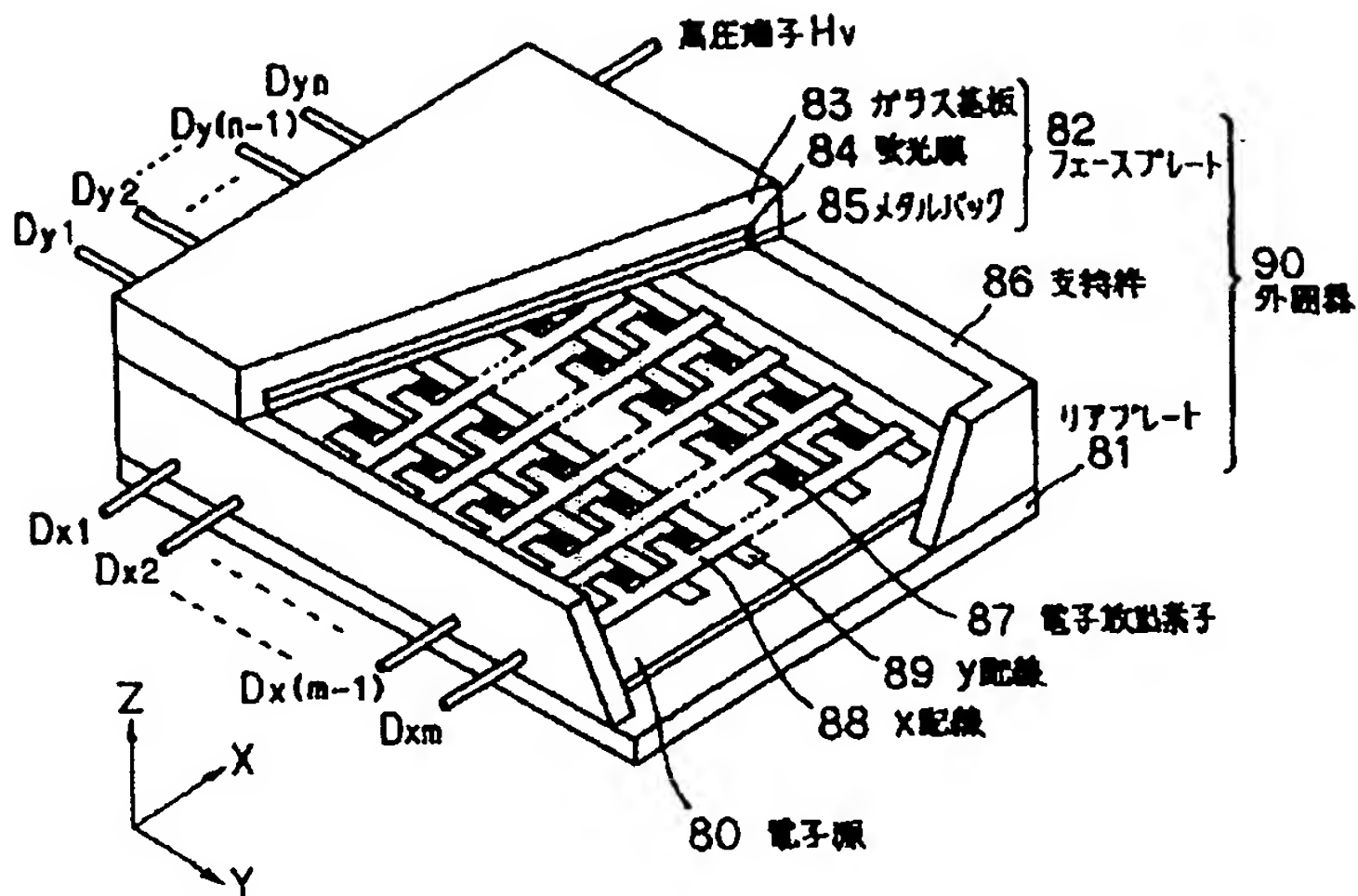
(a)



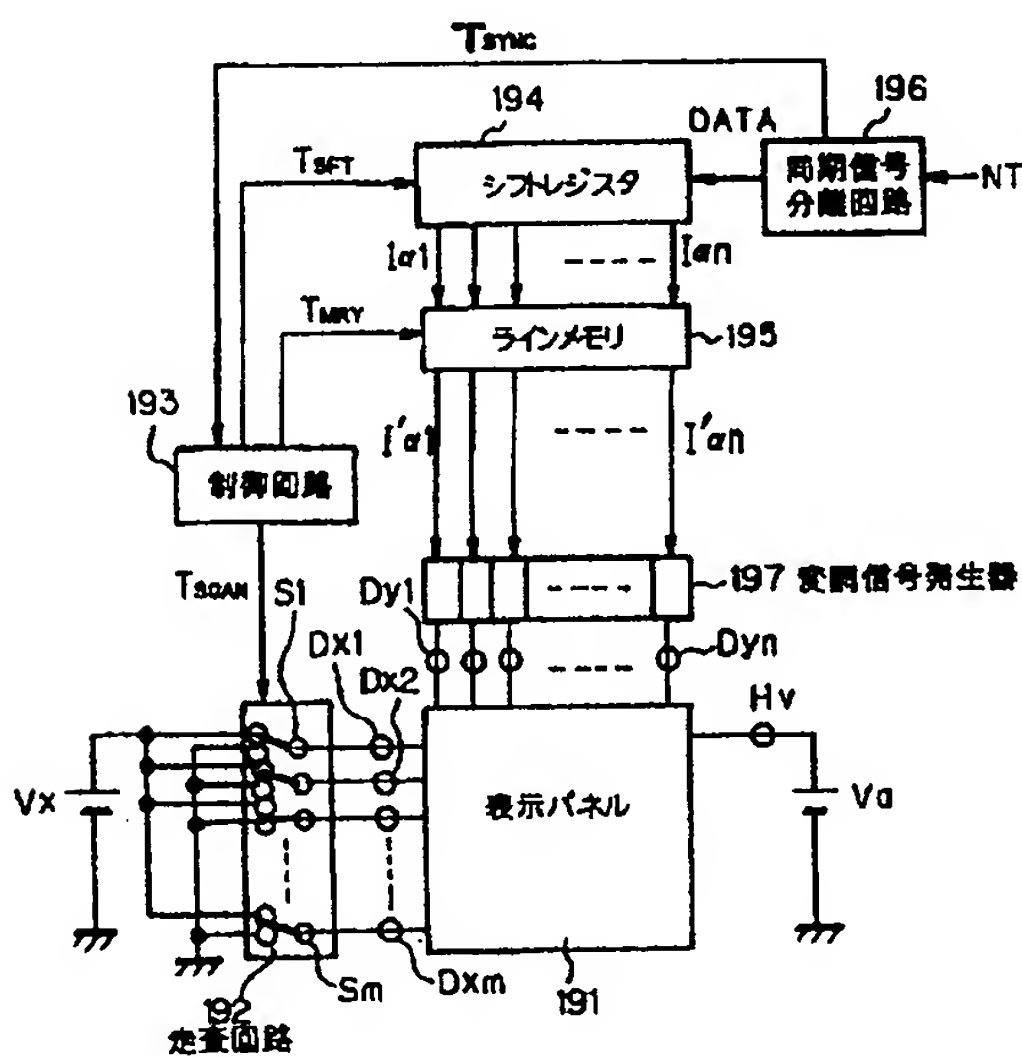
(b)



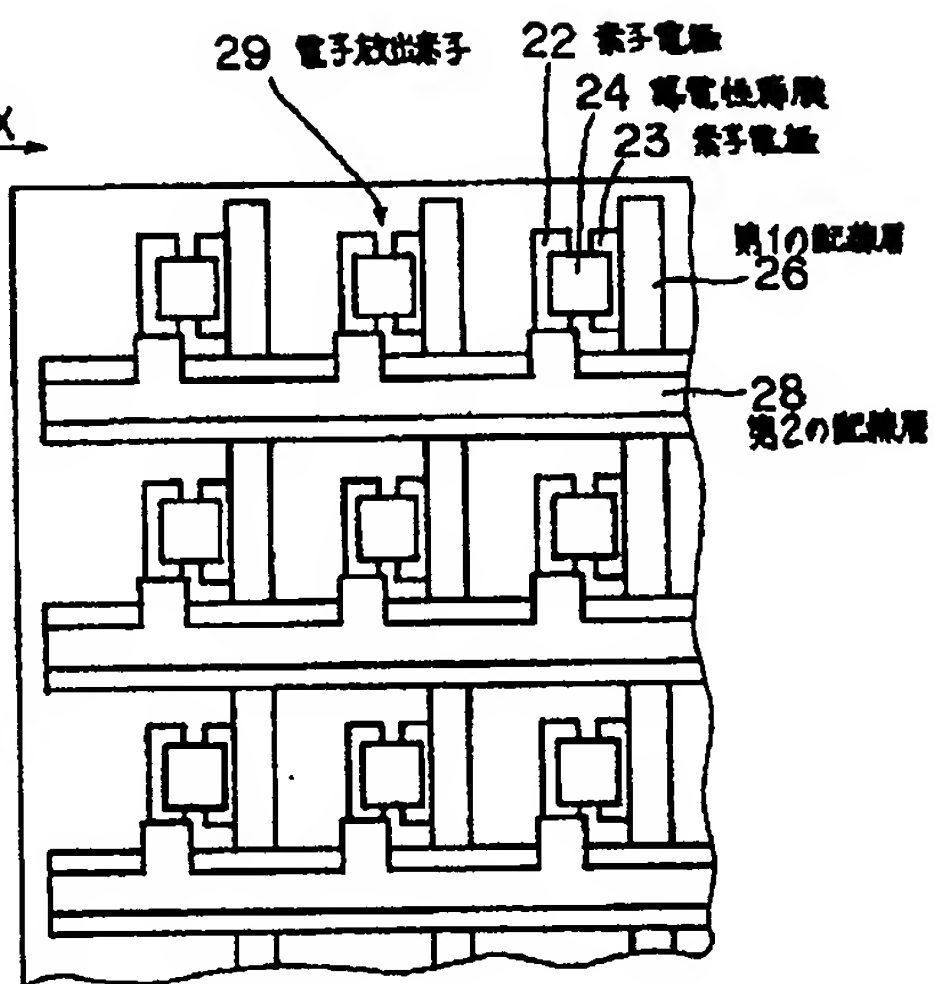
【図11】



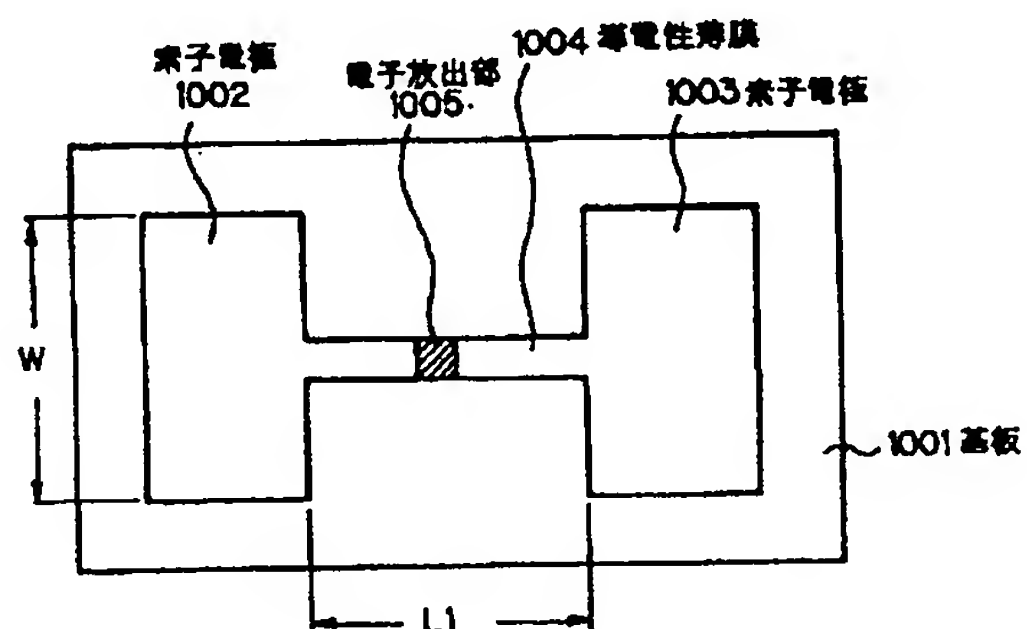
【図13】



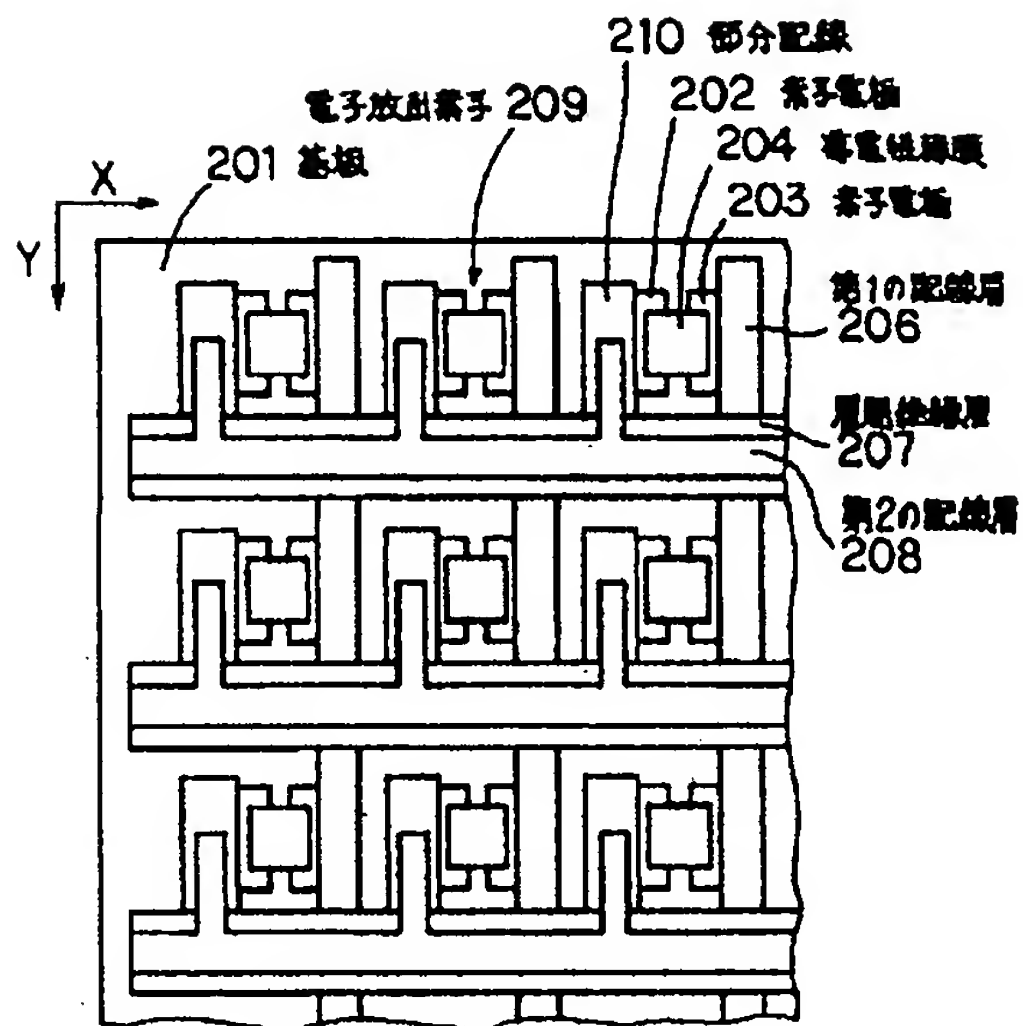
【図14】



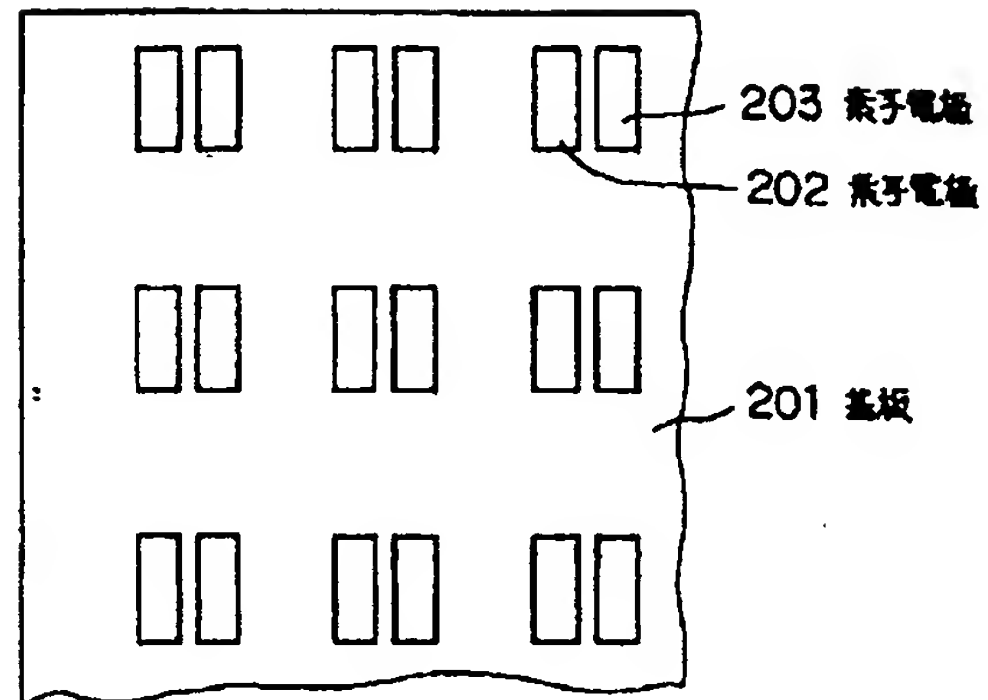
【図25】



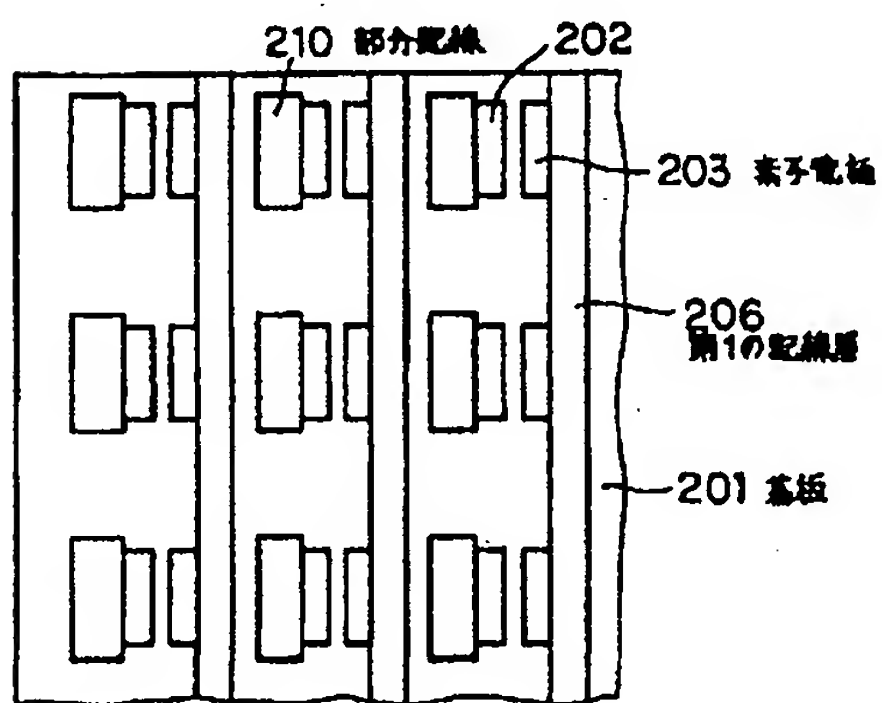
【図15】



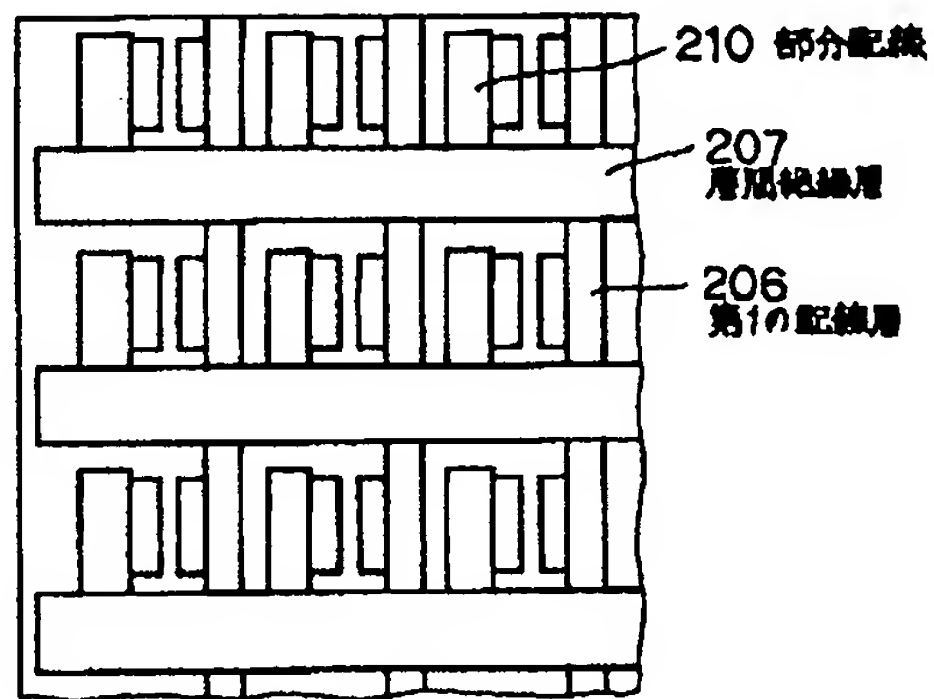
【図16】



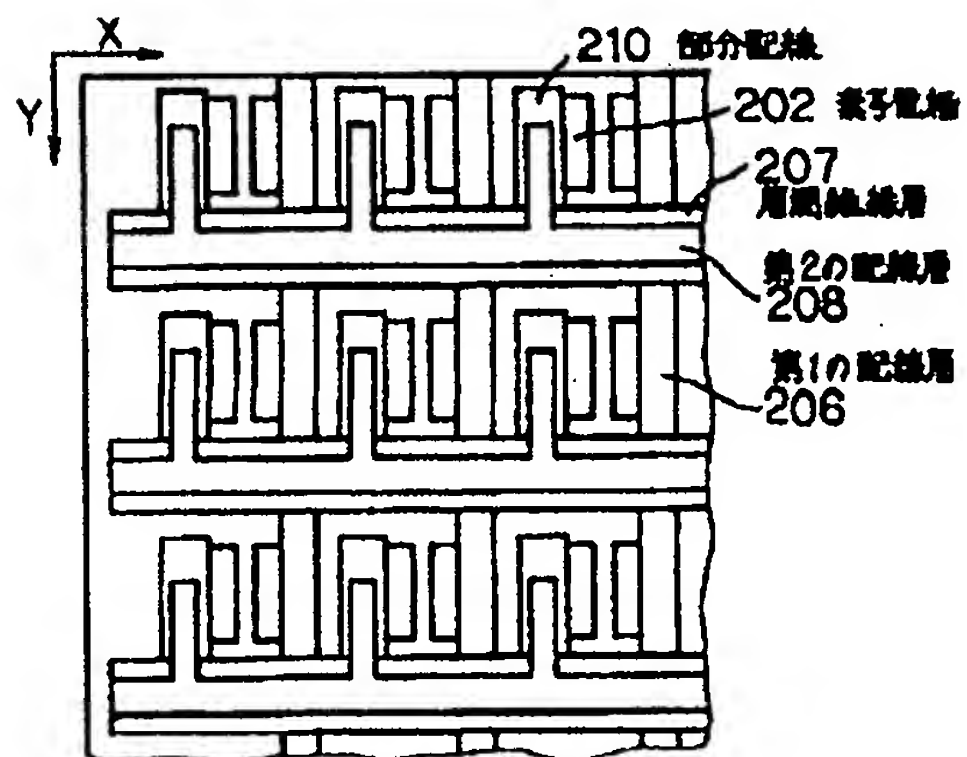
【図17】



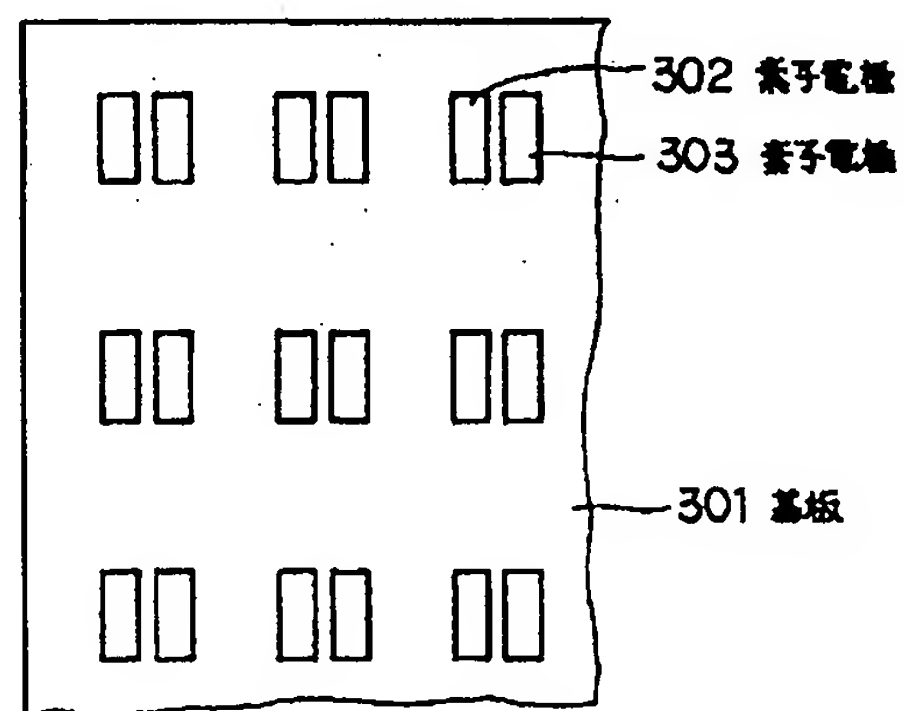
【図18】



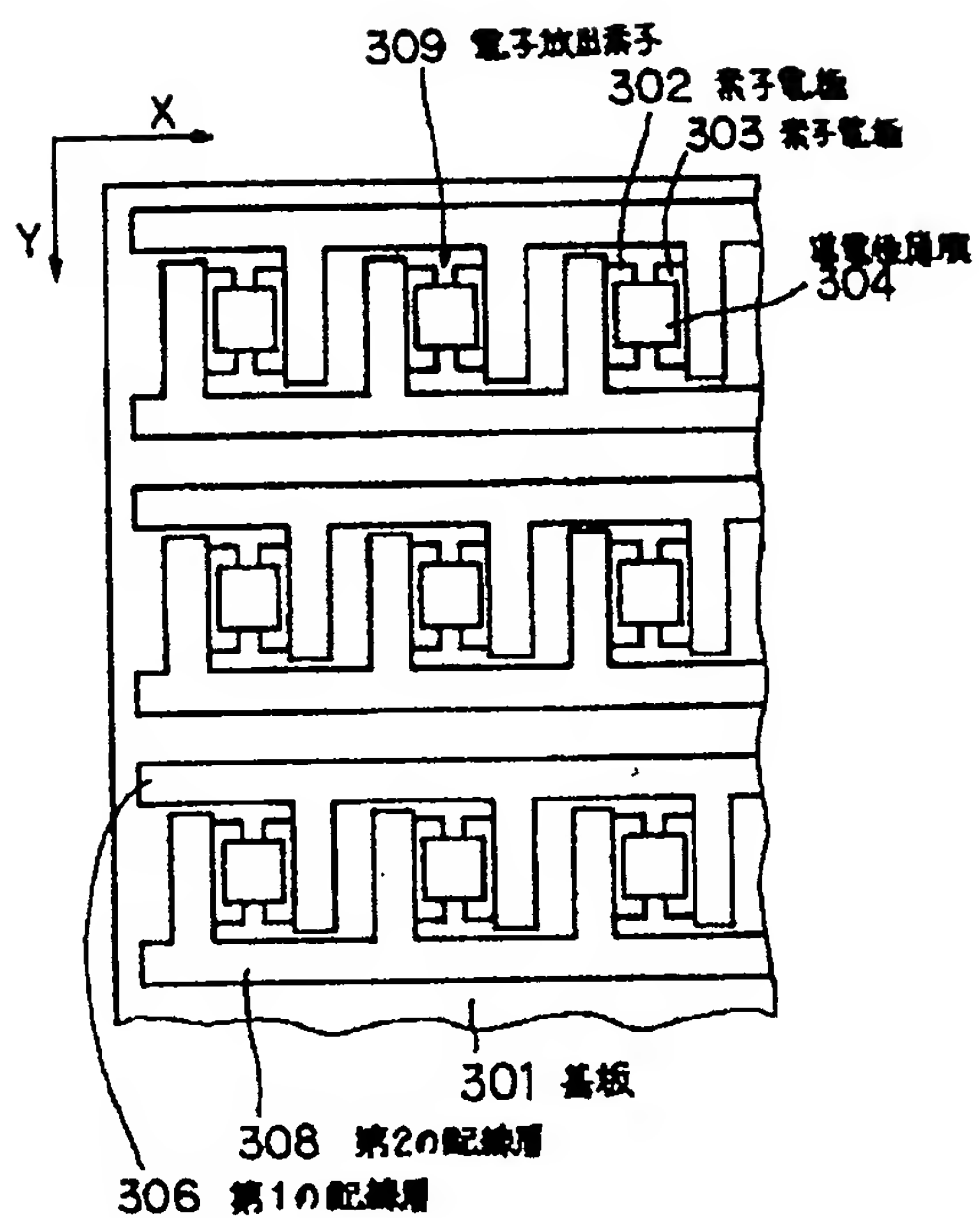
【図19】



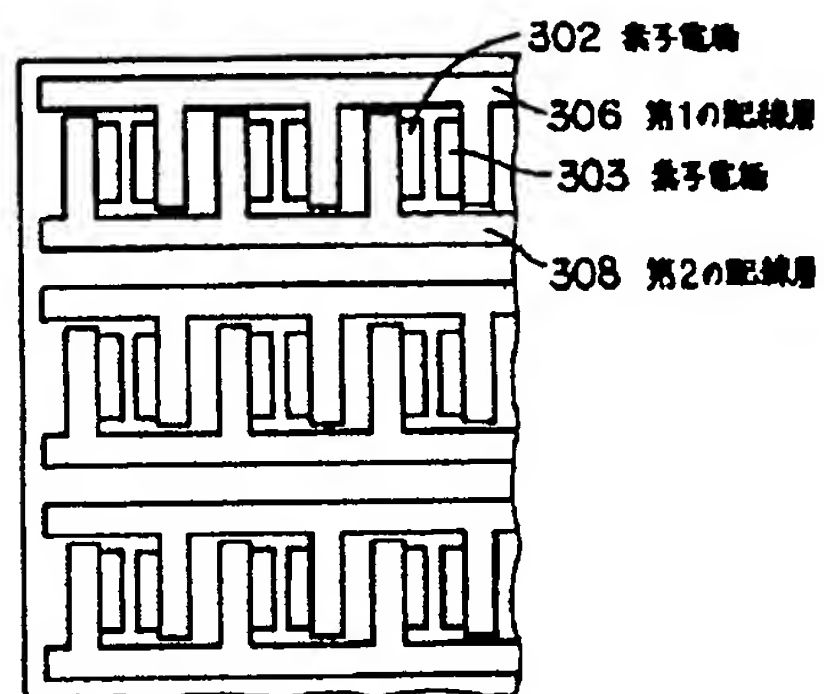
【図21】



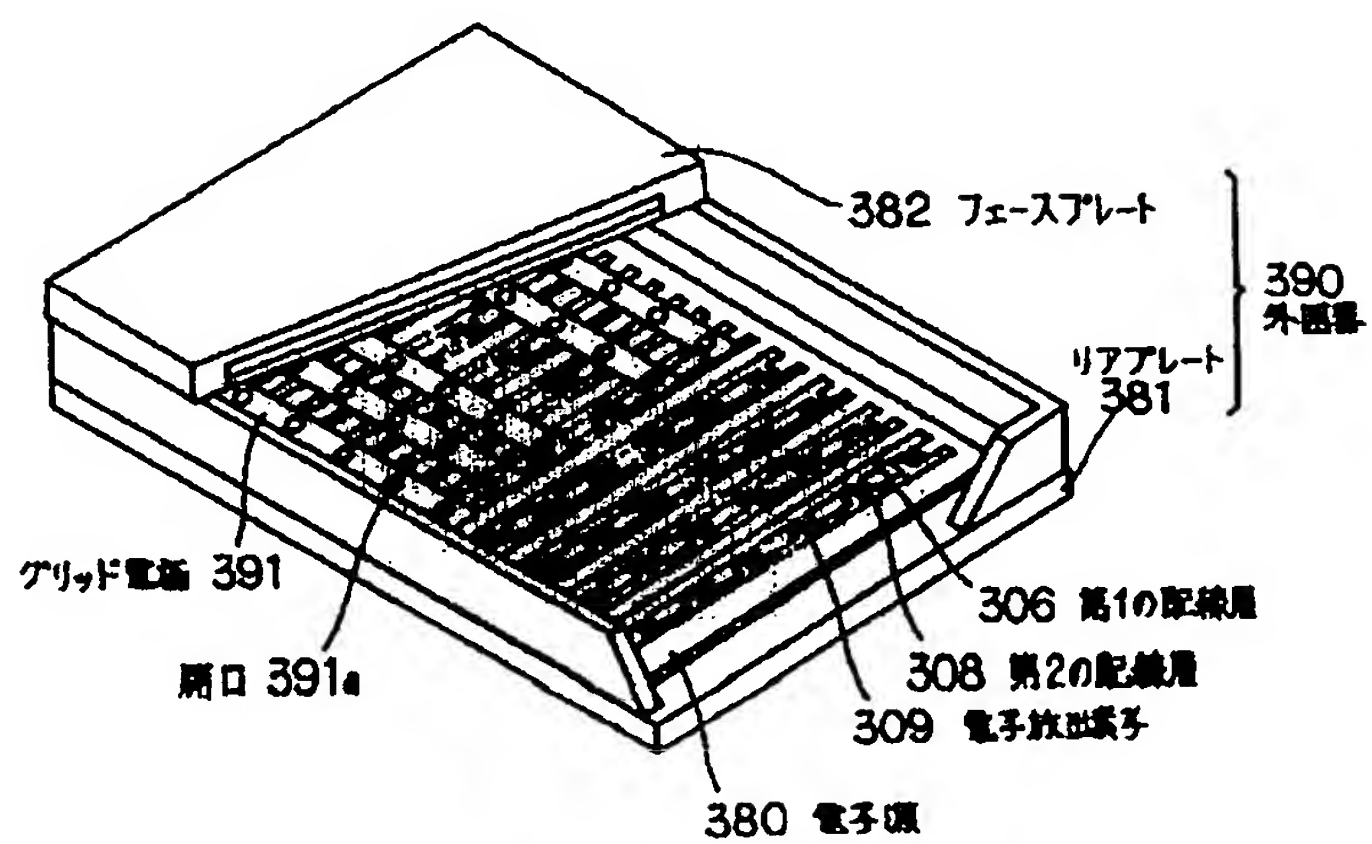
【図20】



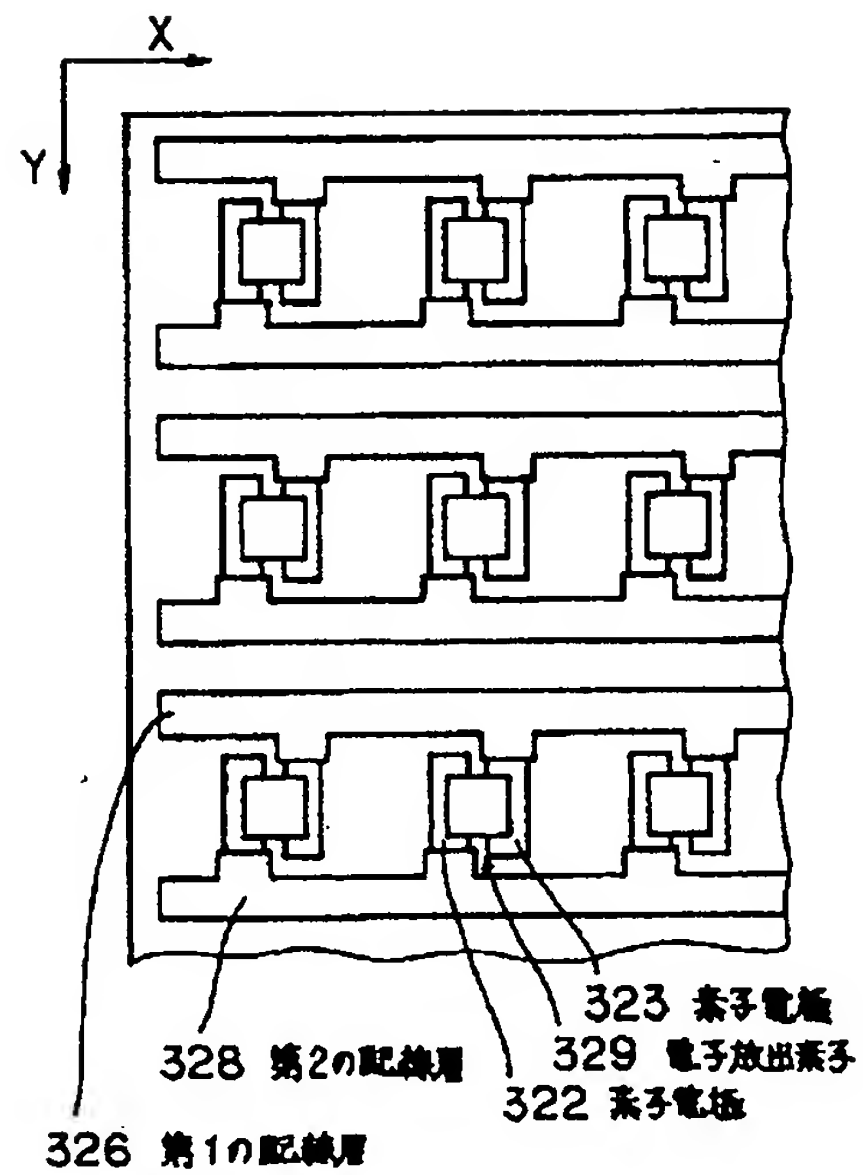
【図22】



【図23】



【図24】



フロントページの続き

(51)Int.Cl.⁶
H01J 31/12

識別記号 片内整理番号
B

F I

技術表示箇所

THIS PAGE BLANK (USPTO)

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

THIS PAGE BLANK (USPTO)